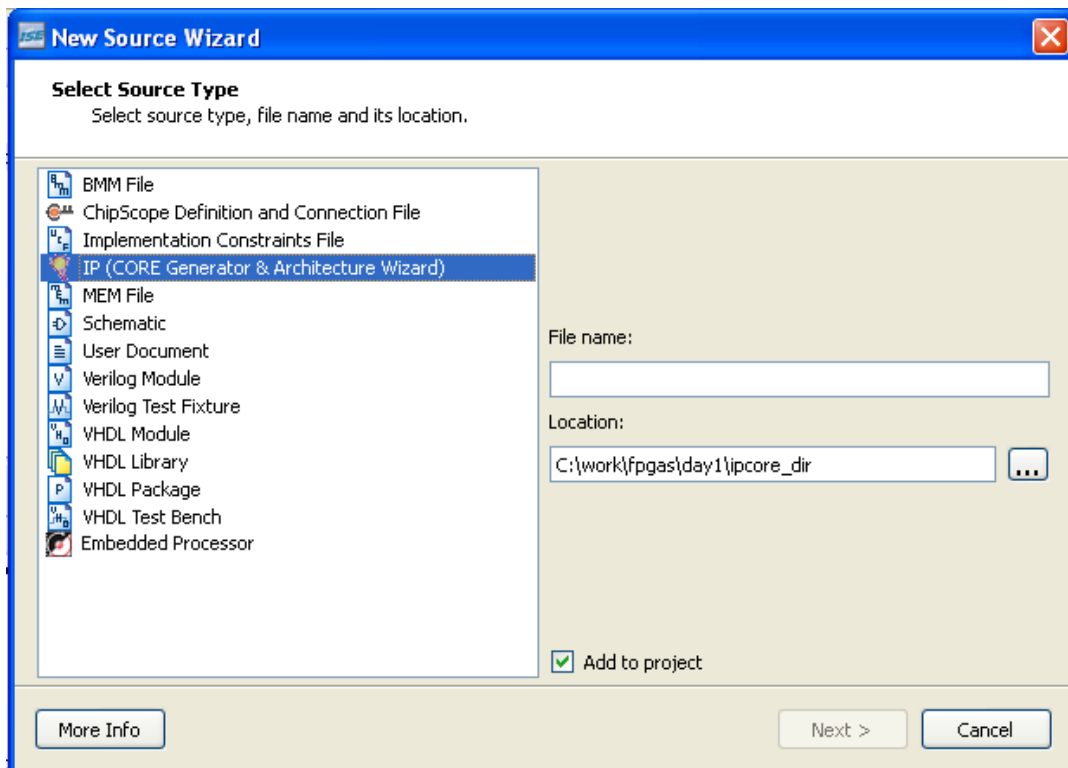


Εργαστήριο. 3: Σχεδίαση στο περιβάλλον ISE με CoreGen

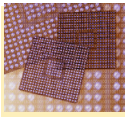
Δημιουργία και Υλοποίηση ενός Μετρητή

Στόχος είναι η σχεδίαση στο περιβάλλον του ISE με την βοήθεια του εργαλείου:
CORE Generator & Architecture Wizard.

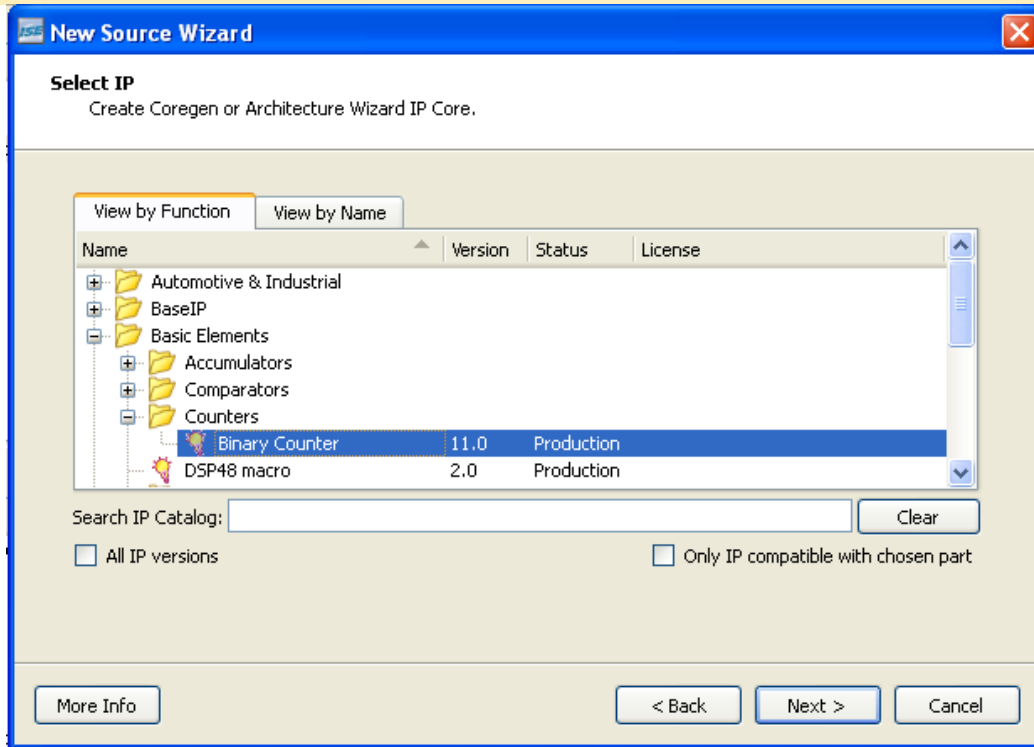
1. Δημιουργήστε ένα καινούριο project στο ISE με όνομα day2AM....
Το project πρέπει να έχει τις ιδιότητες για υλοποίηση στο Spartan3 (xc3s200, ft256, -4)
2. Αντί να σχεδιάσετε έναν μετρητή 4 bit με πύλες, δημιουργήστε τον με τον παρακάτω οδηγό:



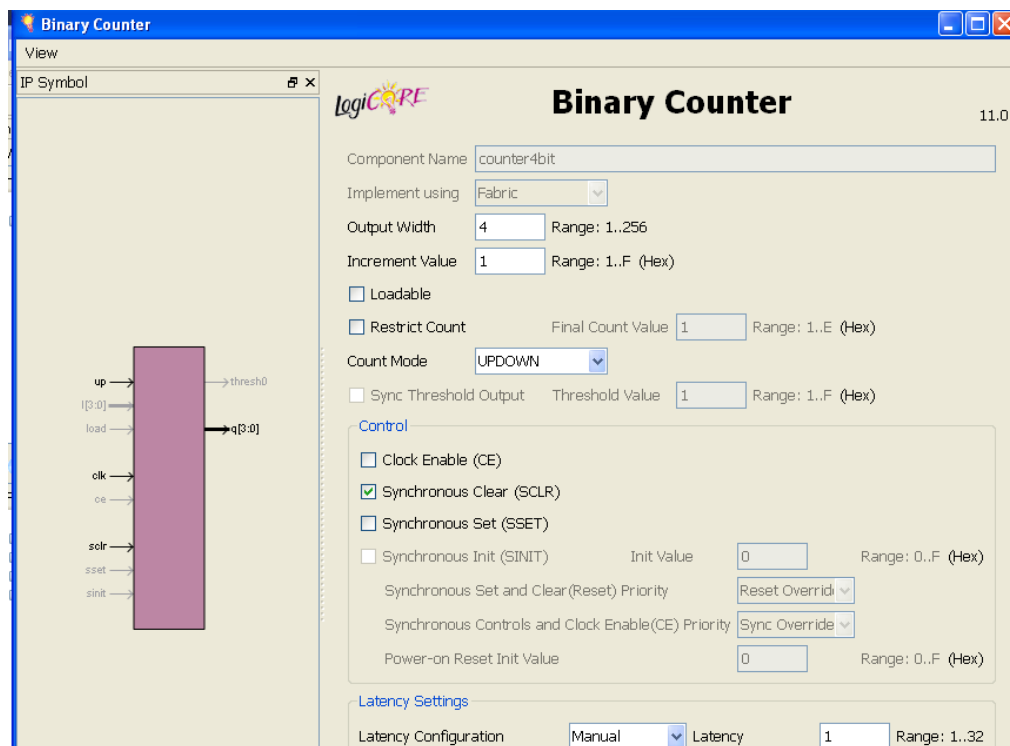
3. Δώστε το όνομα στον μετρητή σας **counter4bit** ώστε να δημιουργηθεί το κατάλληλο symbol στην δική σας βιβλιοθήκη.



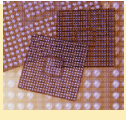
Σχεδίαση Ψηφιακών Κυκλωμάτων σε FPGA



- 4. Δώστε τις απαραίτητες ρυθμίσεις στον μετρητή σας **counter4bit** ώστε να έχει 4 bit, να μετράει προς τα πάνω και προς τα κάτω (updown) και να έχει είσοδο αρχικοποίησης (SCLR).

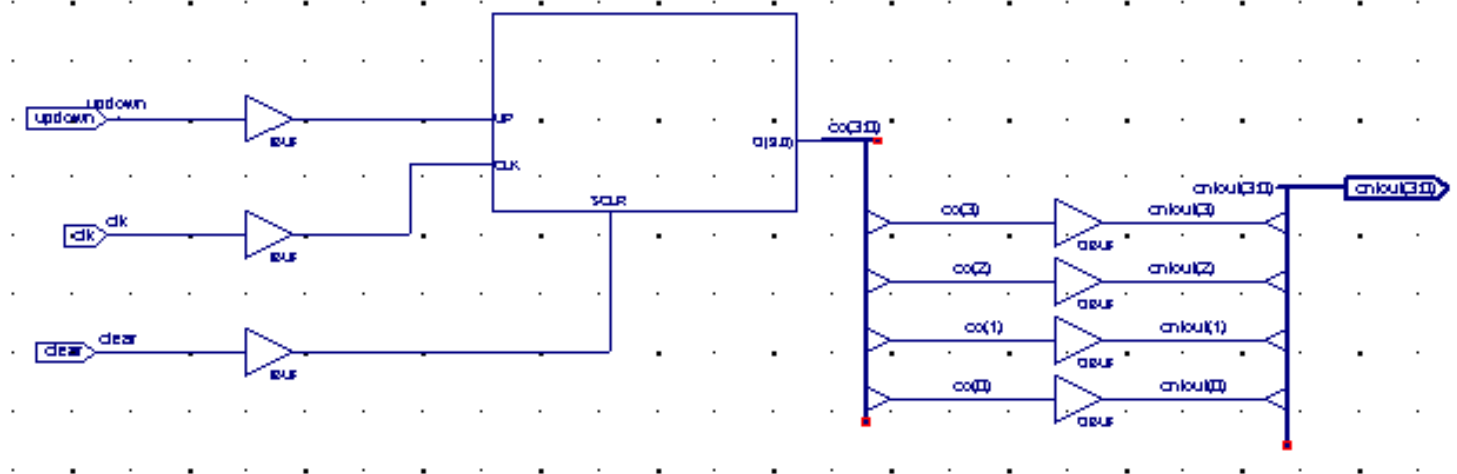


- 5. Μετά κάνετε Generate τον μετρητή σας. Θα δημιουργηθούν πολλά αρχεία, αλλά εσείς θα χρειαστείτε το symbol.
✓ Σετ αρχείων counter4bit.*



Σχεδίαση Ψηφιακών Κυκλωμάτων σε FPGA

6. Δημιουργήστε ένα σχηματικό με όνομα count4 ώστε να συνδέσετε τον μετρητή σας όπως ακολουθεί.



Είσοδοι: updown, clk, clear
Έξοδοι: cntout(3:0)

7. Κάνετε Synthesize το κύκλωμα σας και συμπληρώστε τα παρακάτω:
Number of Slices:
Number of IOs:
Ελάχιστη περίοδος (μέγιστη συχνότητα):
8. Δημιουργήστε ένα αρχείο περιορισμών ώστε να συνδέσετε τον μετρητή σας στους ακροδέκτες του Spartan3 FPGA. (Για τον ακροδέκτη **clk** μπορείτε να δώσετε το ρολόι του board 50MHz που συνδέεται στον ακροδέκτη **T9**)
9. Εφόσον κάνετε τα συνηθισμένα βήματα (Implement Design, Generate Programming File) δοκιμάστε το κύκλωμα σας στο board
10. Τι παρατηρείτε και γιατί?
11. Αλλάξτε στο αρχείο περιορισμών την σύνδεση του ακροδέκτη **clk** ώστε να δίνετε παλμούς από ένα button και ξανα-υλοποιήστε το κύκλωμα στο board.