



## Εργ. 5: Υλοποίηση 7-Segment Display στο Spartan-3 Kit

Στόχος του εργαστηρίου αυτού είναι η εξοικείωση με κώδικα VHDL και υλοποίηση ενός ελεγκτή 7-Segment στην FPGA του αναπτυξιακού.

Επίσης, σκοπός είναι να επαληθεύονται τα αποτελέσματα κάθε βήματος ώστε να γίνει πιο κατανοητή η διαδικασία και να αποφευχθούν να εμφανιστούν σφάλματα πολύ αργά στην σχεδίαση.

1. Δημιουργήσετε ένα νέο project με όνομα **day6**
2. Εισάγετε τα VHDL αρχεία που βρίσκονται συμπιεσμένα.
3. Μελετήστε τον κώδικα, ώστε να γνωρίζετε τι σημαίνει και πως λειτουργεί το καθένα αρχείο.
4. Δημιουργήσετε ένα αρχείο περιορισμών όπου οι κατάλληλες συνδέσεις βρίσκονται στο αρχείο `toplevel.vhd`
5. Υλοποιήστε το κύκλωμα στο board.
6. Πόσο χώρο καταλαμβάνει το κύκλωμα σας στο FPGA?
7. Σε τι συχνότητα θα μπορούσε να λειτουργήσει?
8. Τροποποιήστε τον κώδικα ώστε να φαίνονται και τα 4 ψηφία του 7-Segment Display.
9. Με βάση την υλοποίηση σε VHDL του 7-segment-display κυκλώματος τροποποιήστε το έτσι ώστε επιπλέον των 4 διακοπών που ελέγχουν πια ψηφία φαίνονται στο display, άλλοι 4 διακόπτες να χρησιμοποιηθούν ώστε να ελέγχουν μέχρι ποιο νούμερο να φτάνει η μέτρηση.

Αν λοιπόν θέσω τους διακόπτες στο 1001, ο μετρητής μου θα πρέπει να μετράει 0-9 και να φαίνεται στο display.

**Προαιρετικά :** να φτιαχτεί ένας μετρητής 0 έως 99 ( ή δυο μετρητές από 0-9, ανάλογα τον σχεδιαστή ) που να απεικονίζεται στο display.

(Το προαιρετικό αυτό ερώτημα θα δώσει bonus τουλάχιστον 1 επιπλέον μονάδα στον τελικό βαθμό σας.)