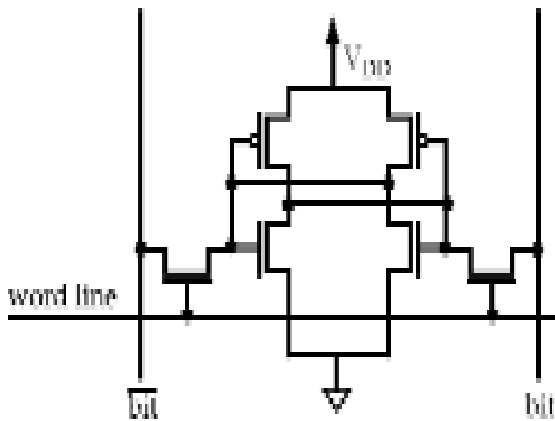


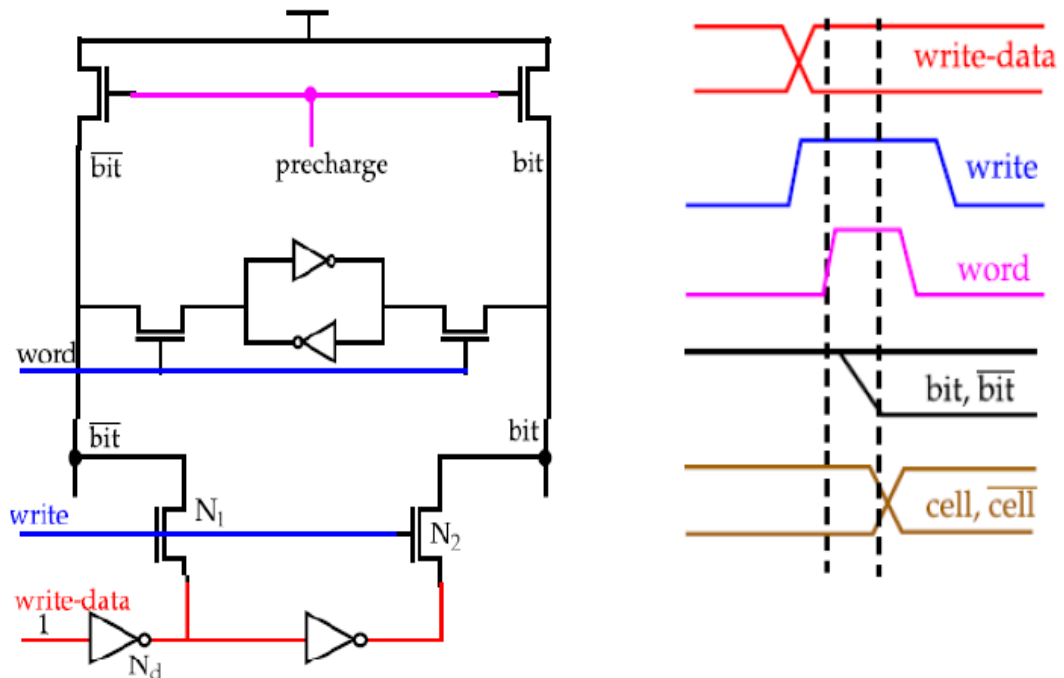
Δίνεται το κυκλωματικό διάγραμμα ενός στοιχείου μνήμης τυχαίας προσπέλασης (RAM Cell). Στο στοιχείο αυτό χρησιμοποιείται το κύκλωμα του αντιστροφέα διασταυρούμενης σύζευξης (Cross-Coupled). Για την υλοποίηση μιας μνήμης τυχαίας προσπέλασης απαιτείται η οργάνωση σε γραμμές και στήλες πολλών βασικών στοιχείων. Η γραμμή επιλογής 'Select' περνά από όλα τα στοιχεία μιας γραμμής, ενώ οι γραμμή 'Data' και η συμπληρωματική της περνούν από όλα τα στοιχεία μιας στήλης της μνήμης.



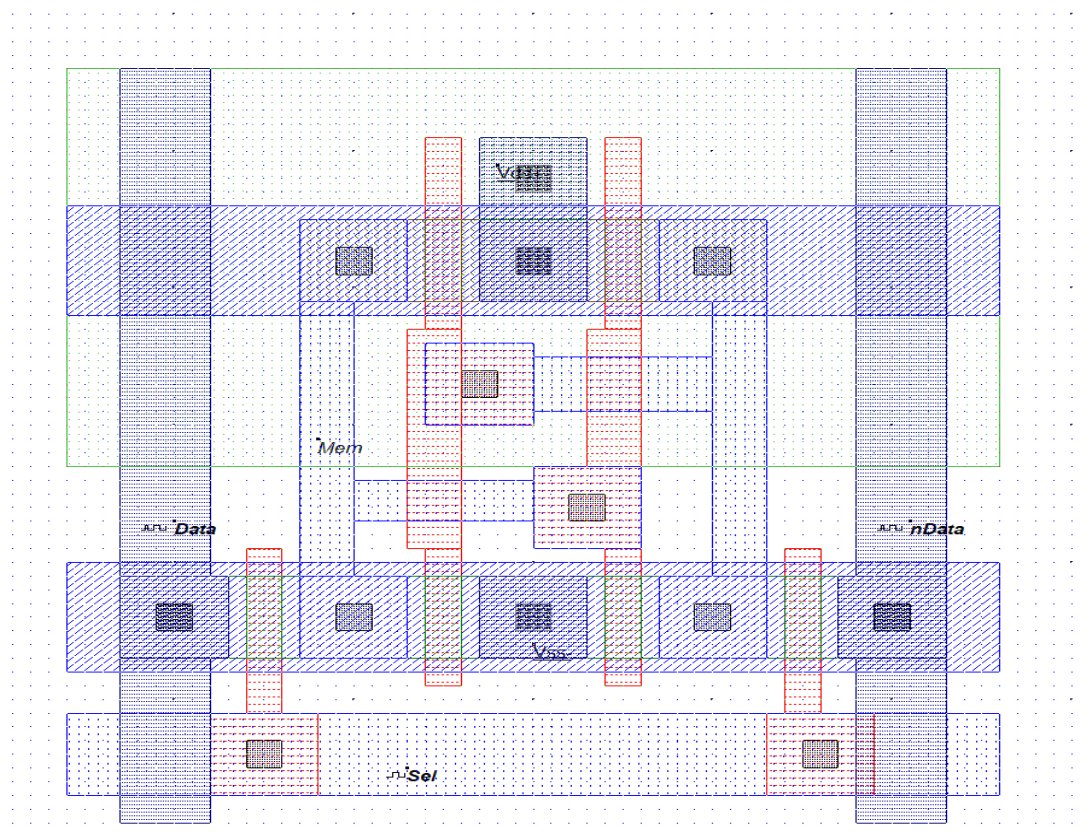
Οι λειτουργίες ενός βασικού στοιχείου μνήμης είναι η ανάγνωση και η εγγραφή. Για να διαβάσουμε το περιεχόμενο ενός στοιχείου, θέτουμε τη γραμμή επιλογής (word line) στη λογική στάθμη '1'. Τότε η τιμή που περιέχεται στο στοιχείο διαδίδεται στη γραμμή bit, και η συμπληρωματική της στη γραμμή . Η διαδικασία της εγγραφής έχει ως εξής: Ας υποθέσουμε ότι στο στοιχείο μνήμης είναι αποθηκευμένο ένα '1' και εμείς θέλουμε να θέσουμε τα περιεχόμενά του σε λογική στάθμη '0', δηλ. να 'γράψουμε' στη μνήμη ένα '0'. Θέτουμε στη γραμμή bit το '0' και στη συμπληρωματική της το '1'. Τότε θέτουμε στη γραμμή επιλογής (word line) την τιμή '1' και μέσω του αντιστροφέα διασταυρούμενης σύζευξης η έξοδος του αριστερού αντιστροφέα παίρνει την τιμή '0', που θέλαμε να 'γράψουμε' στη μνήμη. Τέλος, η γραμμή επιλογής απενεργοποιείται. bit

Οι στήλες των μνημών (κοινά σήματα bit και ) αναπτύσσονται με προσθήκη επιπλέον στοιχείων μνήμης κατά την κάθετη έννοια στο Σχήμα , ενώ οι γραμμές (κοινό σήμα επιλογής word line) αναπτύσσονται κατά την οριζόντια έννοια, με την προσθήκη επιπλέον στοιχείων μνήμης συνδεδεμένα στη γραμμή word line.

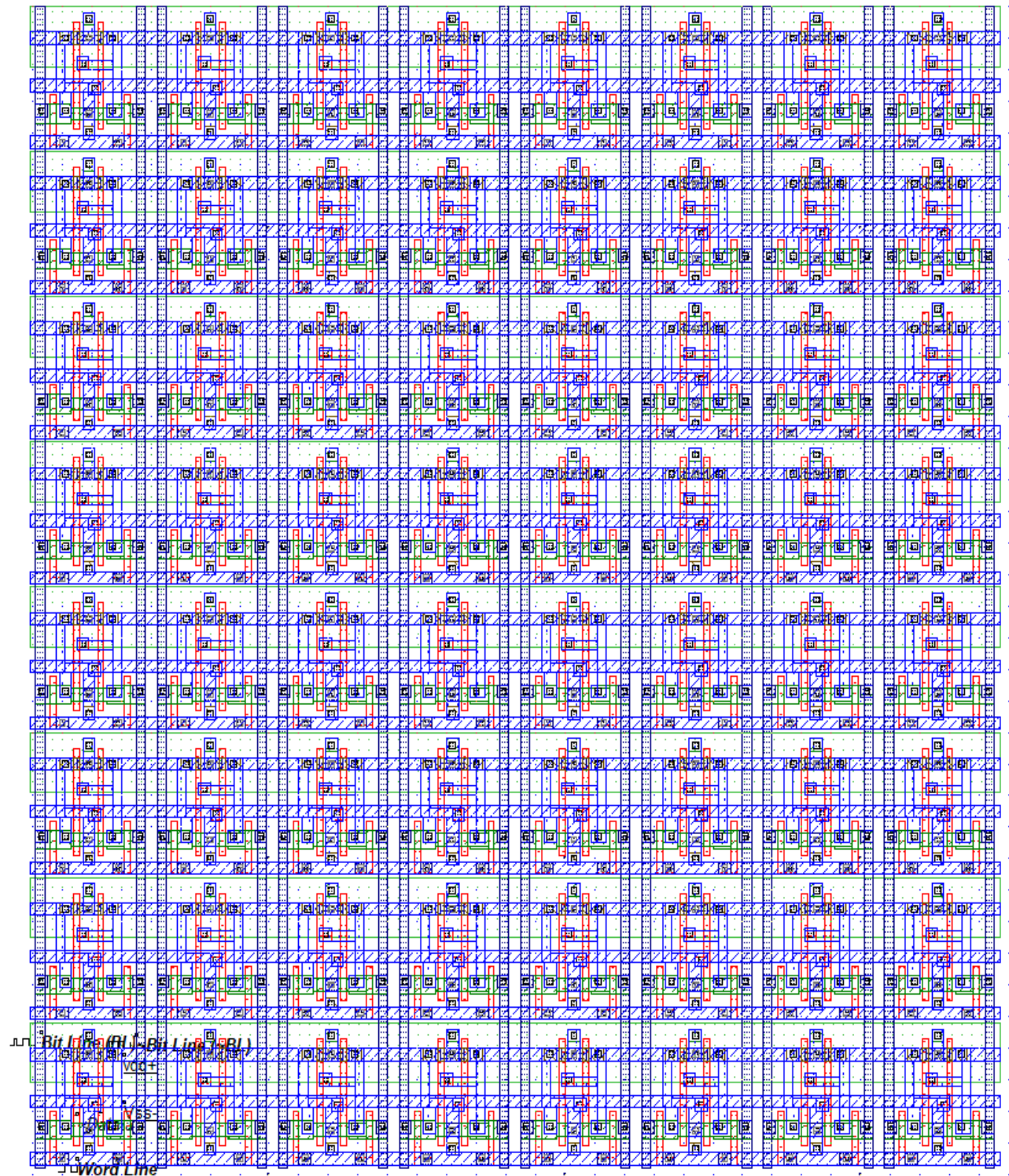
Η διαδικασία εγγραφής και ανάγνωσης στη μνήμη του Σχήματος εξασφαλίζεται με την προσθήκη κυκλώματος προφόρτισης των γραμμών δεδομένων, με χρήση nMOS τρανζίστορ, καθώς τα pMOS τρανζίστορ είναι πιο αργά για ίδιων διαστάσεων κανάλι.



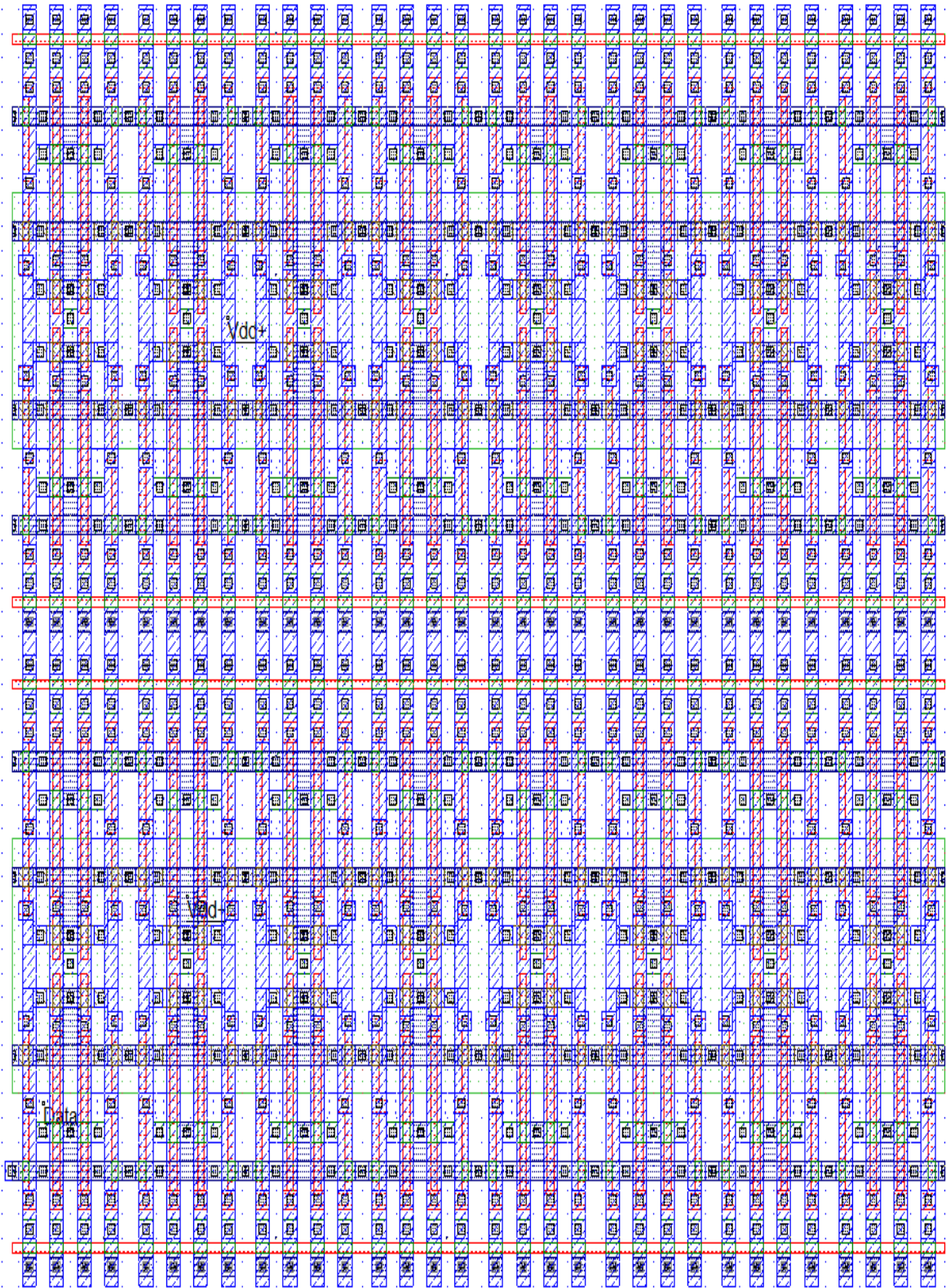
Για το σχεδιασμό του RAM cell θα χρειαστούν δύο αντιστροφείς συνδεδεμένοι σε ανάδραση (η είσοδος του ενός να τροφοδοτεί την έξοδο του άλλου). Επίσης, θα χρειαστούν δύο αντιστροφείς για την οδήγηση των δεδομένων στο κύτταρο μνήμης. Τέλος, θα χρειαστούν τέσσερα (4) nMOS τρανζίστορ διέλευσης για τον έλεγχο της ροής των δεδομένων από και προς το κύτταρο, καθώς και της κατάστασης λειτουργίας του.



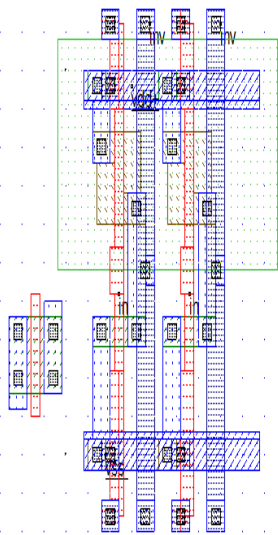
Ram 8 x 8



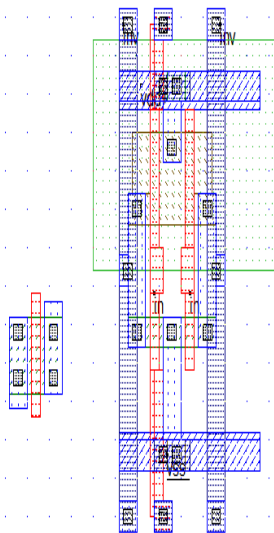
Ram16 x 4 Compact



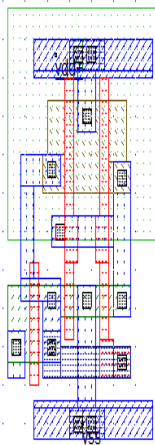
(a) One nMOS, 2 compiled inverters



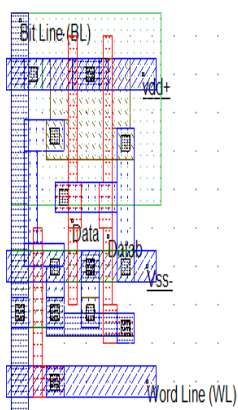
(b) Flip inverters to merge power supply



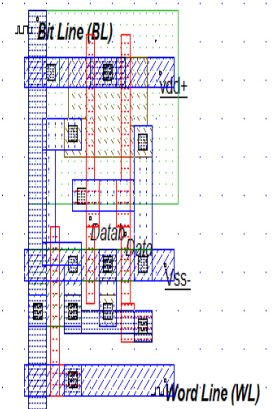
(c) Cross-couple inverters and merge nMOS

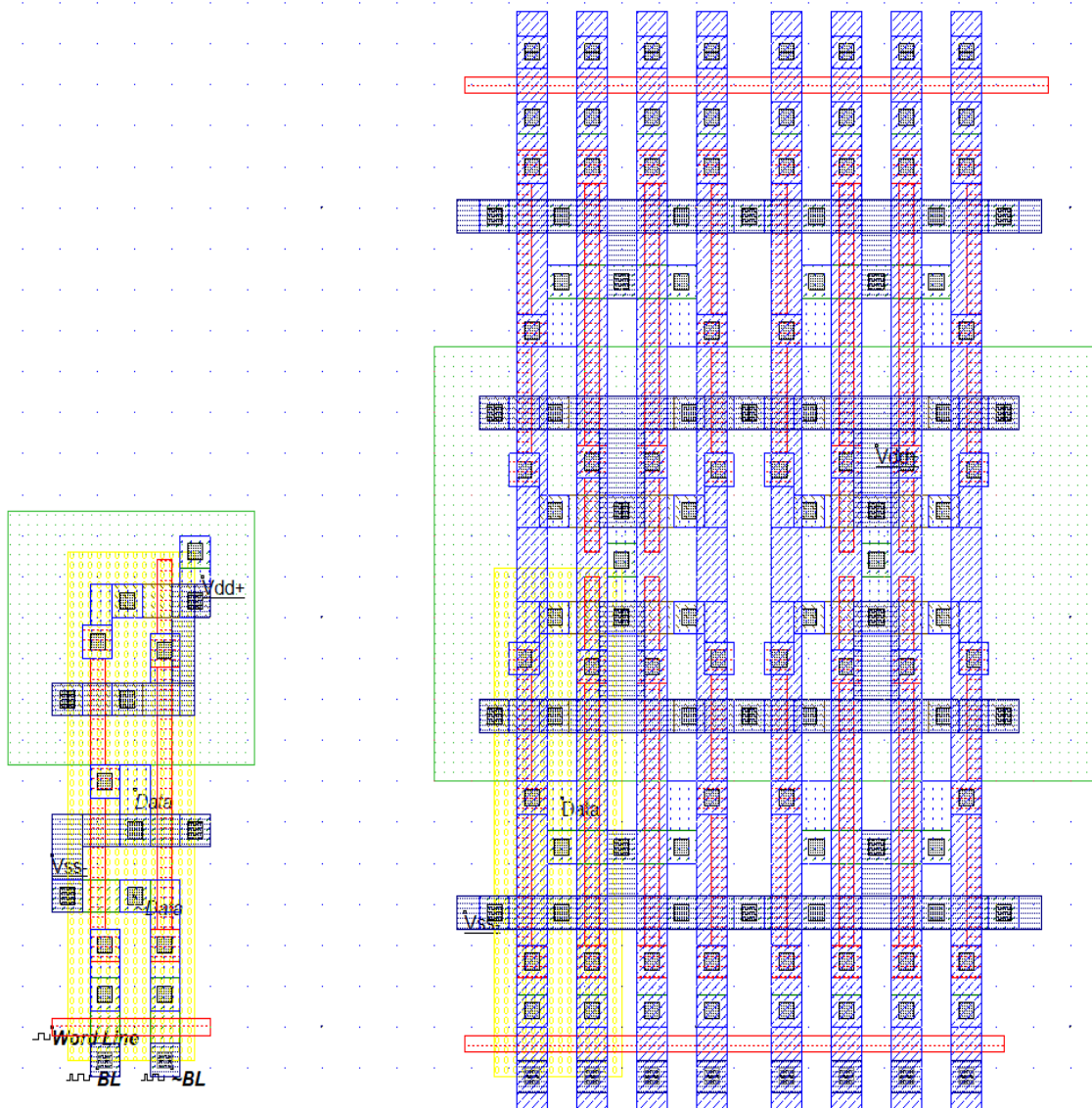


(d) Compact power lines, add WL, BL contacts



(e) Add simulation properties



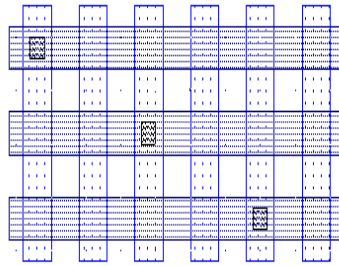


ΕΝΟΤΗΤΑ 11 .Σχεδιασμός και εξομοίωση στοιχείων μνήμης. ΜΙΚΡΟΗΛΕΚΤΡΟΝΙΚΗ & VLSI  
 ΑΝΤΩΝΙΟΣ ΜΙΧ. ΜΑΡΑΓΚΟΥΔΑΚΗΣ

5 lambda  
 0.300um

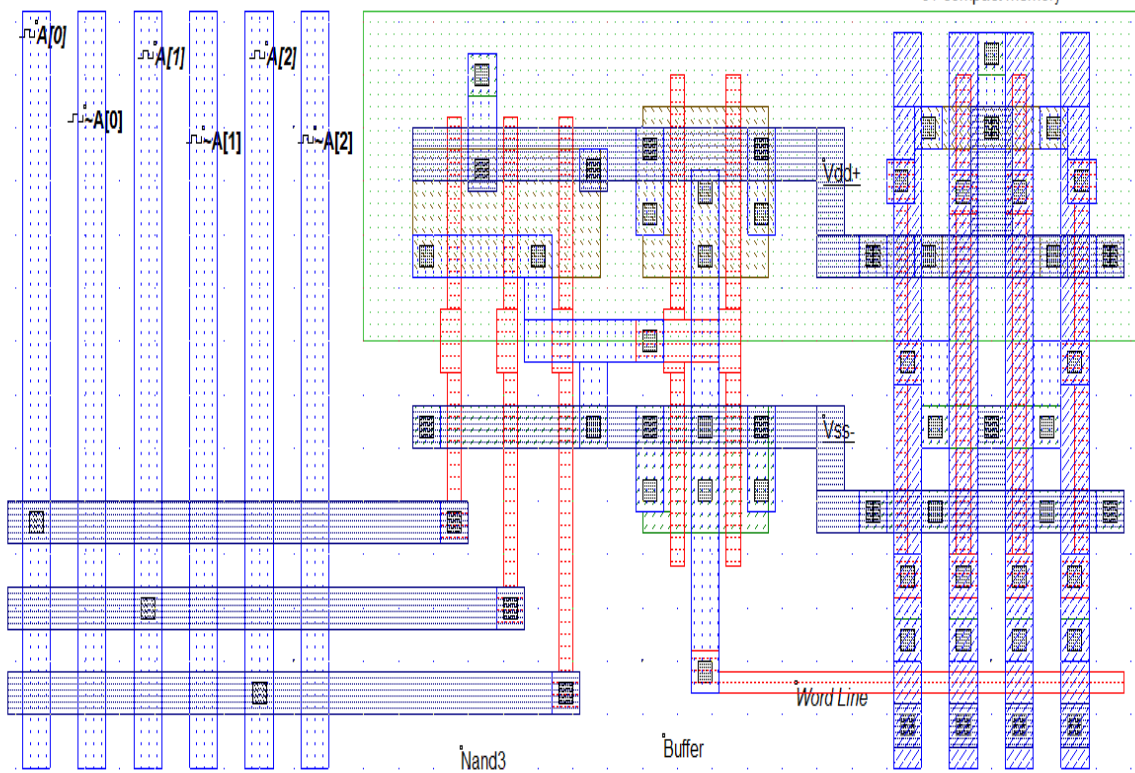
Use of Duplicate XY to generate the decoder

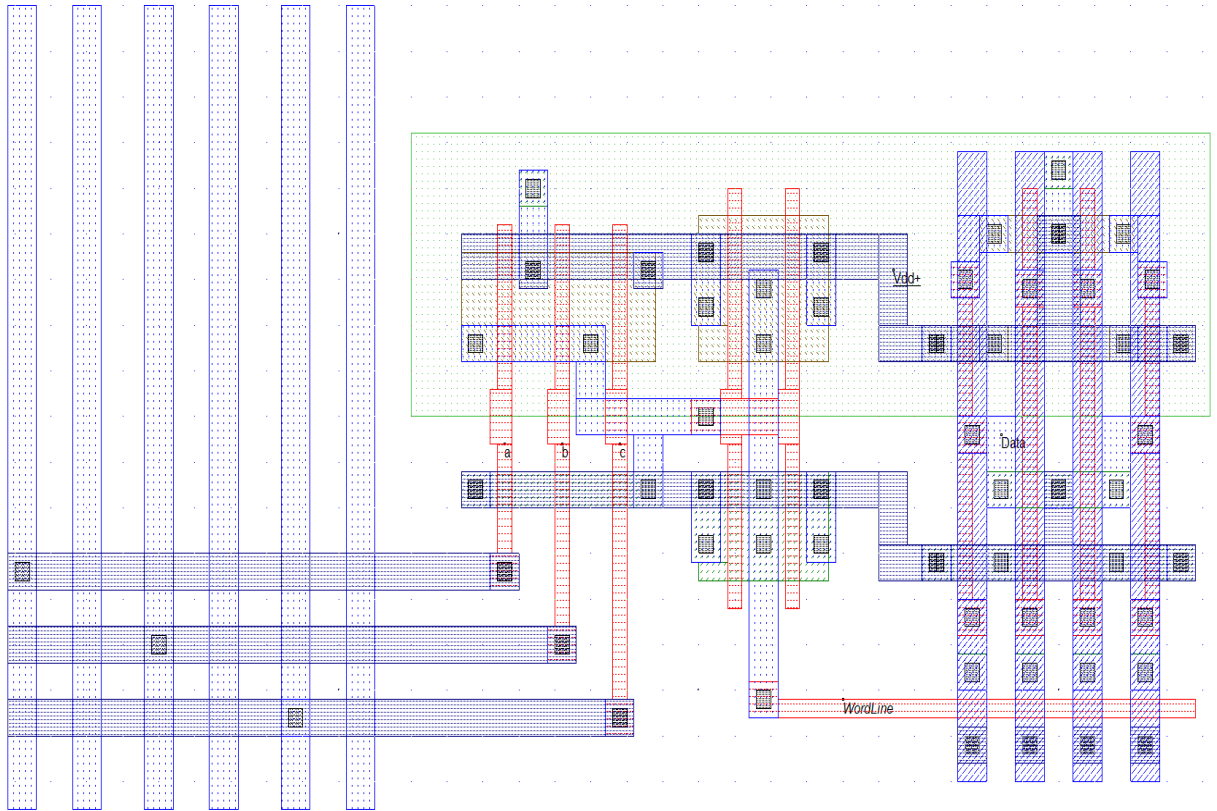
Cell used for decoder



Row decoder cell

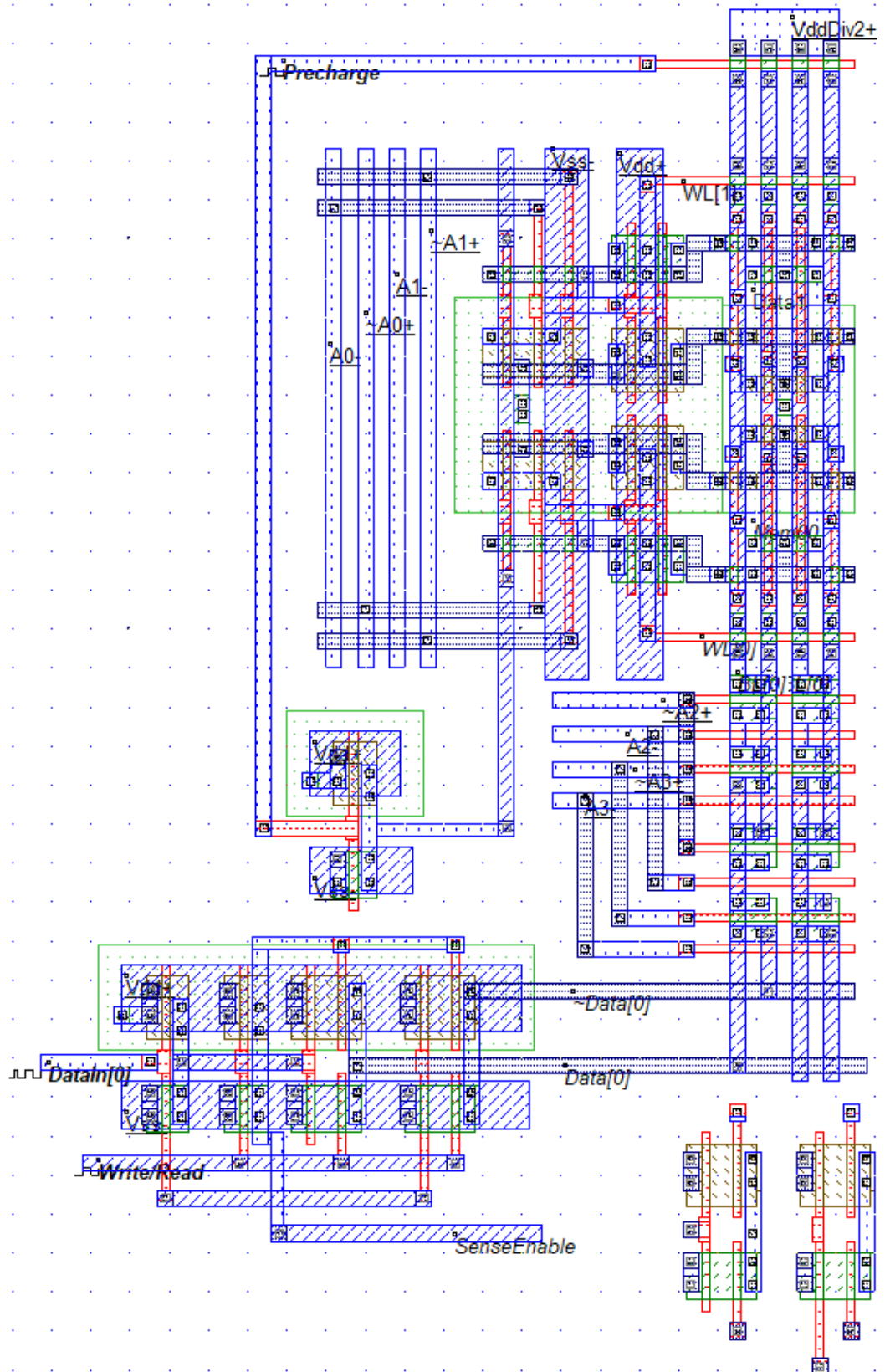
6T compact memory



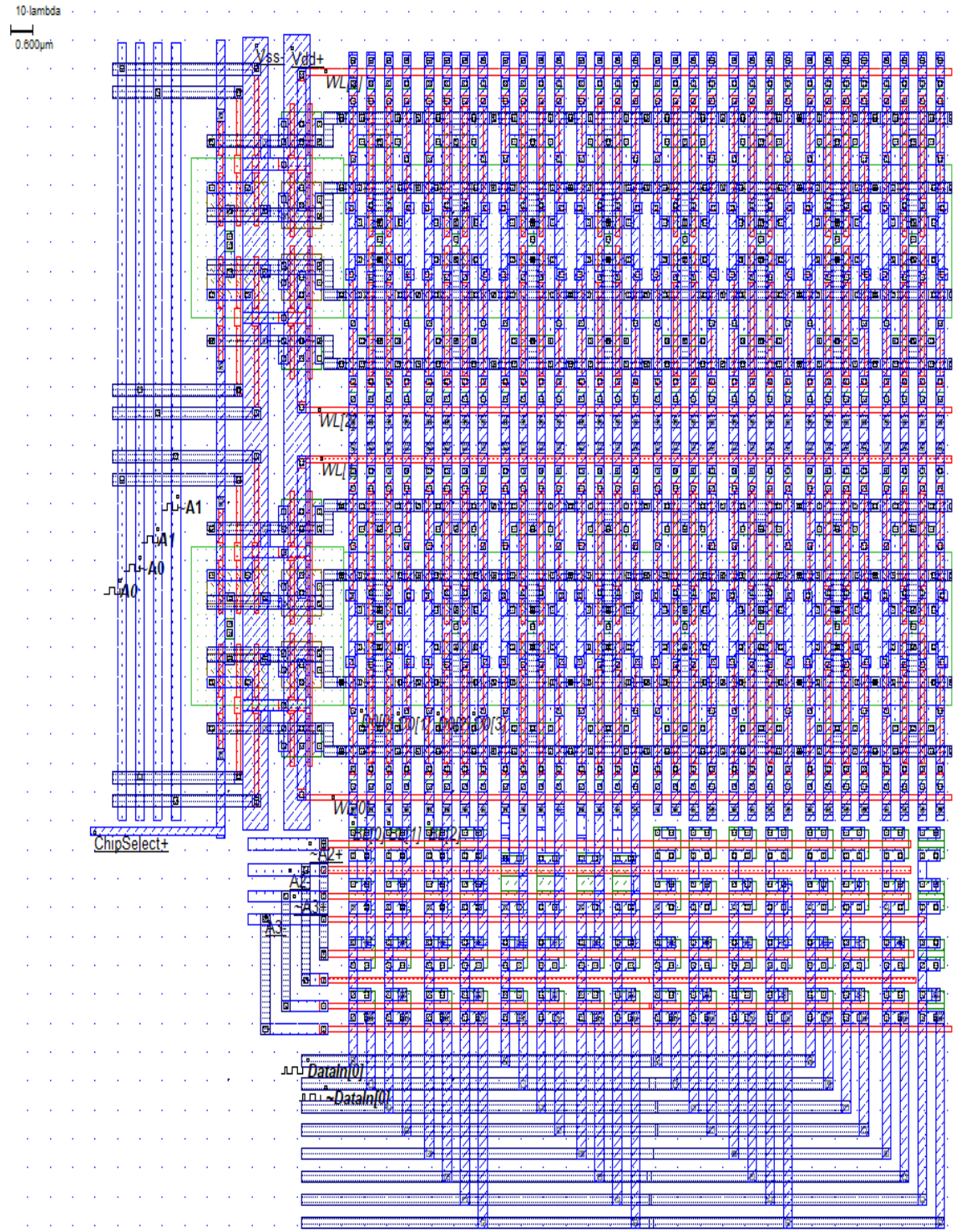


ΕΝΟΤΗΤΑ 11 .Σχεδιασμός και εξομοίωση στοιχείων μνήμης. ΜΙΚΡΟΗΛΕΚΤΡΟΝΙΚΗ & VLSI  
ΑΝΤΩΝΙΟΣ ΜΙΧ. ΜΑΡΑΓΚΟΥΔΑΚΗΣ

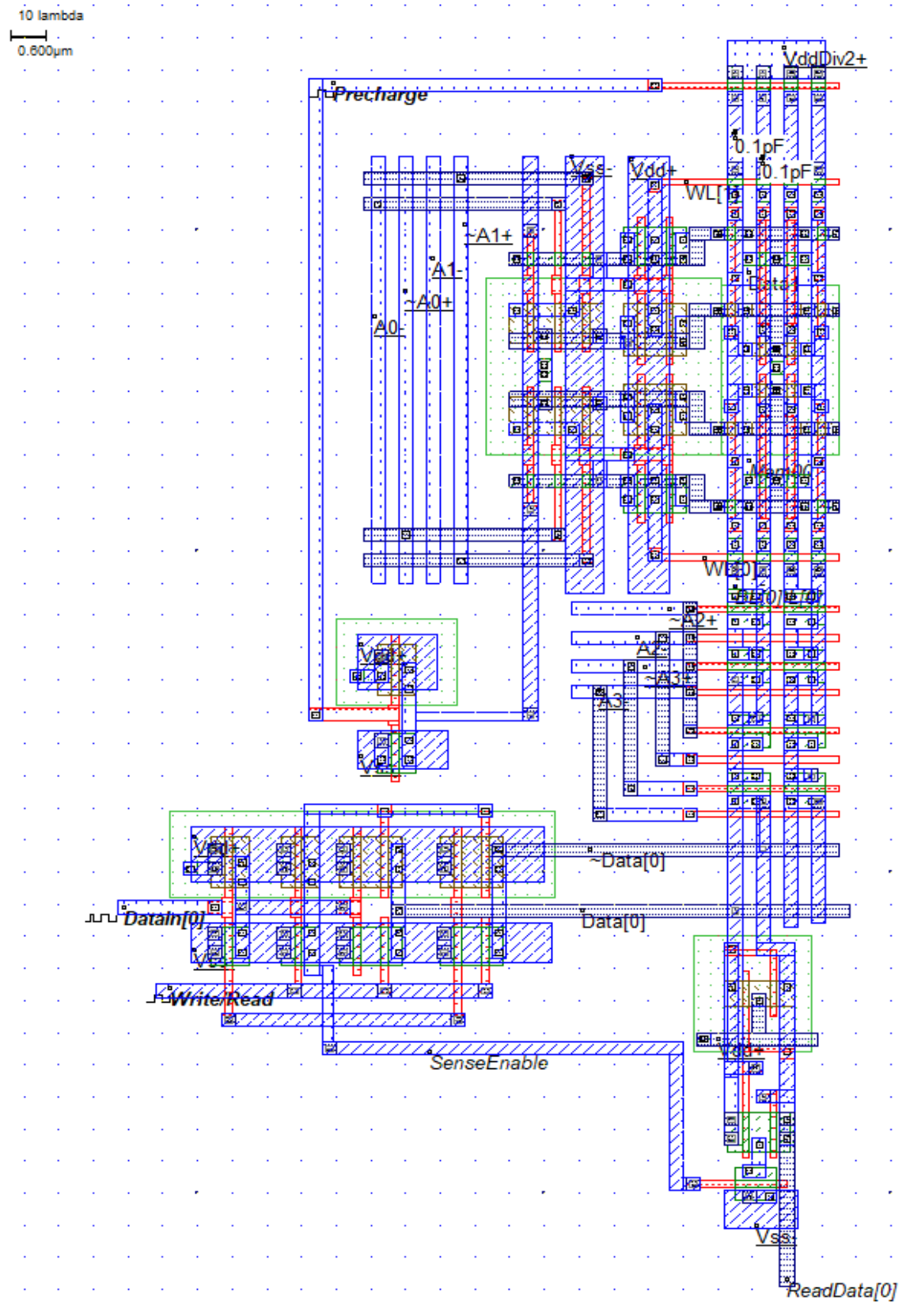
10 lambda  
0.800um



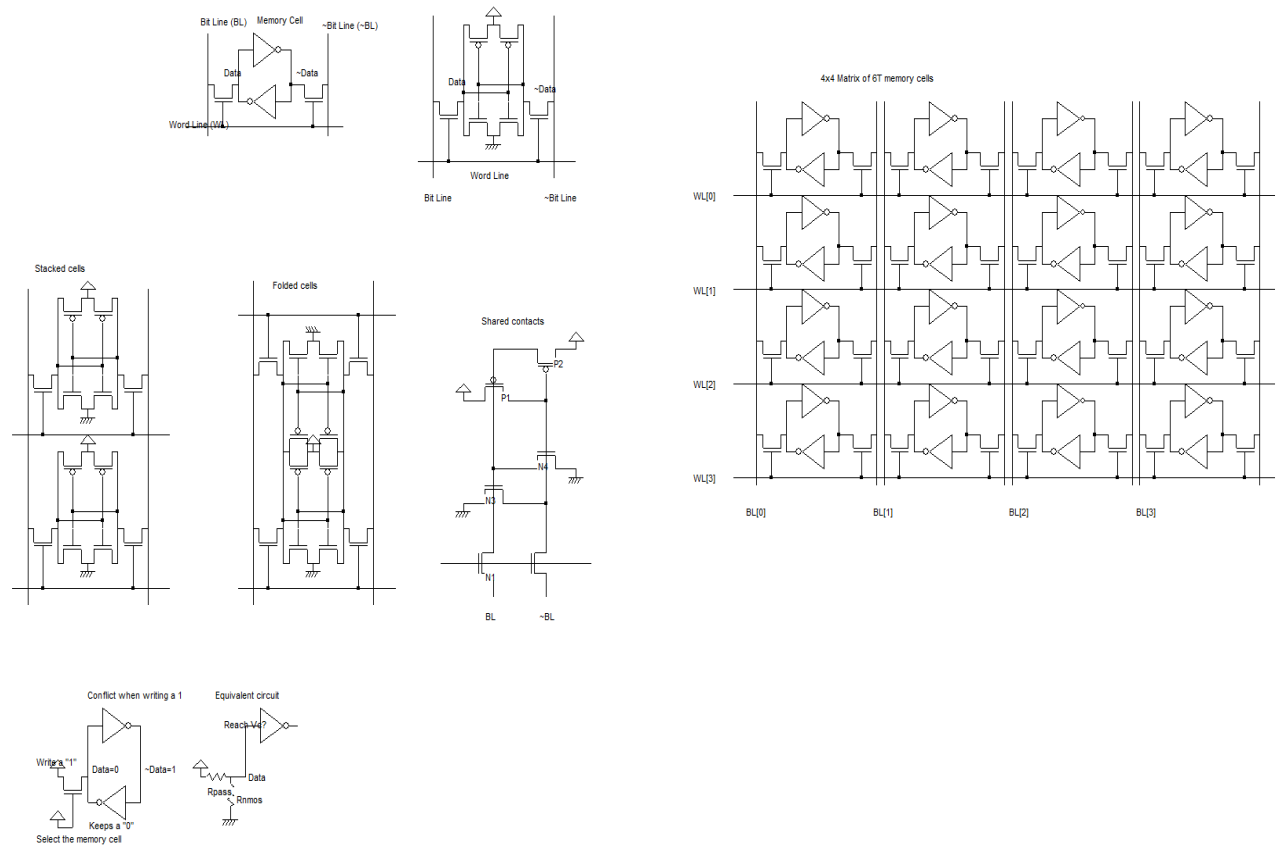
ΕΝΟΤΗΤΑ 11 .Σχεδιασμός και εξομοίωση στοιχείων μνήμης. ΜΙΚΡΟΗΛΕΚΤΡΟΝΙΚΗ & VLSI  
ΑΝΤΩΝΙΟΣ ΜΙΧ. ΜΑΡΑΓΚΟΥΔΑΚΗΣ



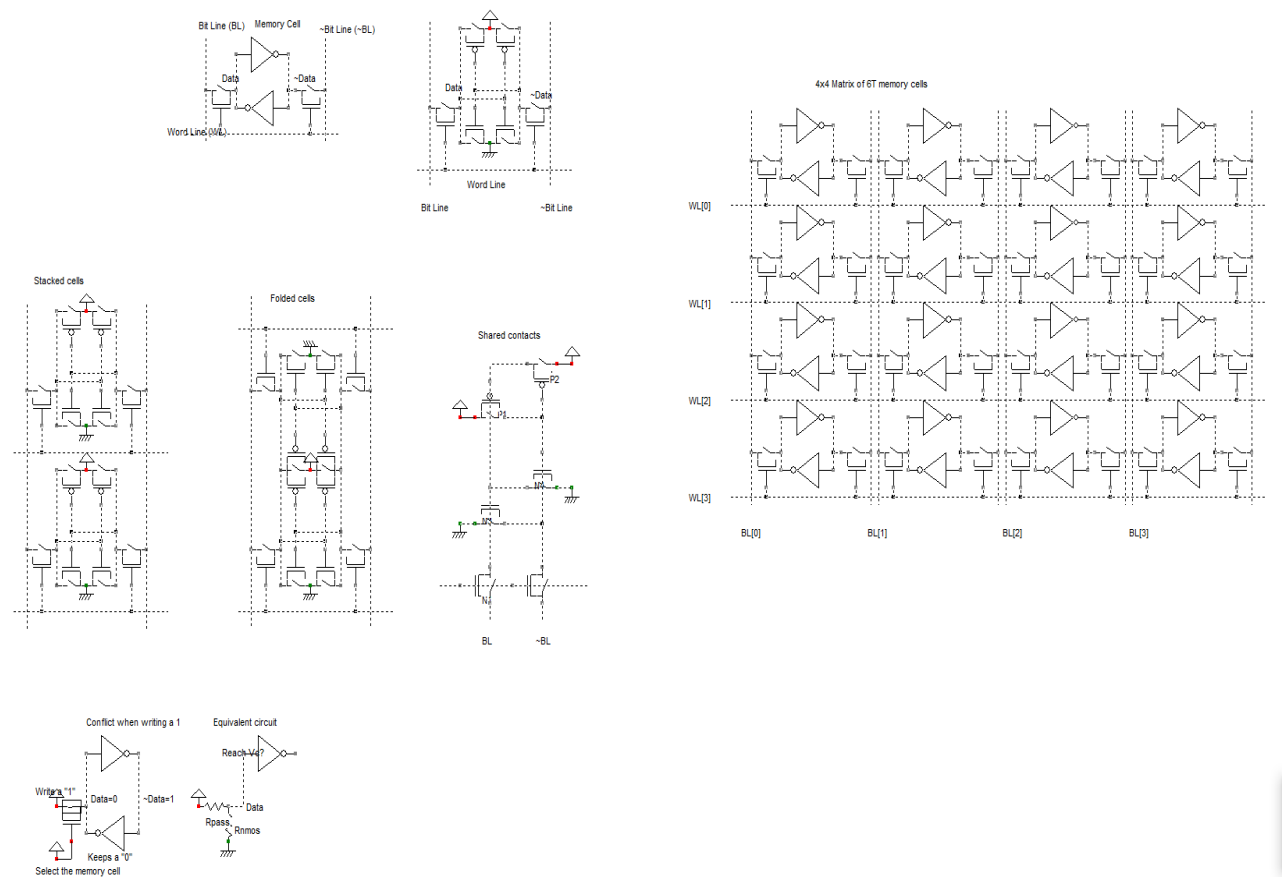
### RamSenseAmpli



# ΕΝΟΤΗΤΑ 11 .Σχεδιασμός και εξομοίωση στοιχείων μνήμης. ΜΙΚΡΟΗΛΕΚΤΡΟΝΙΚΗ & VLSI ΑΝΤΩΝΙΟΣ ΜΙΧ. ΜΑΡΑΓΚΟΥΔΑΚΗΣ



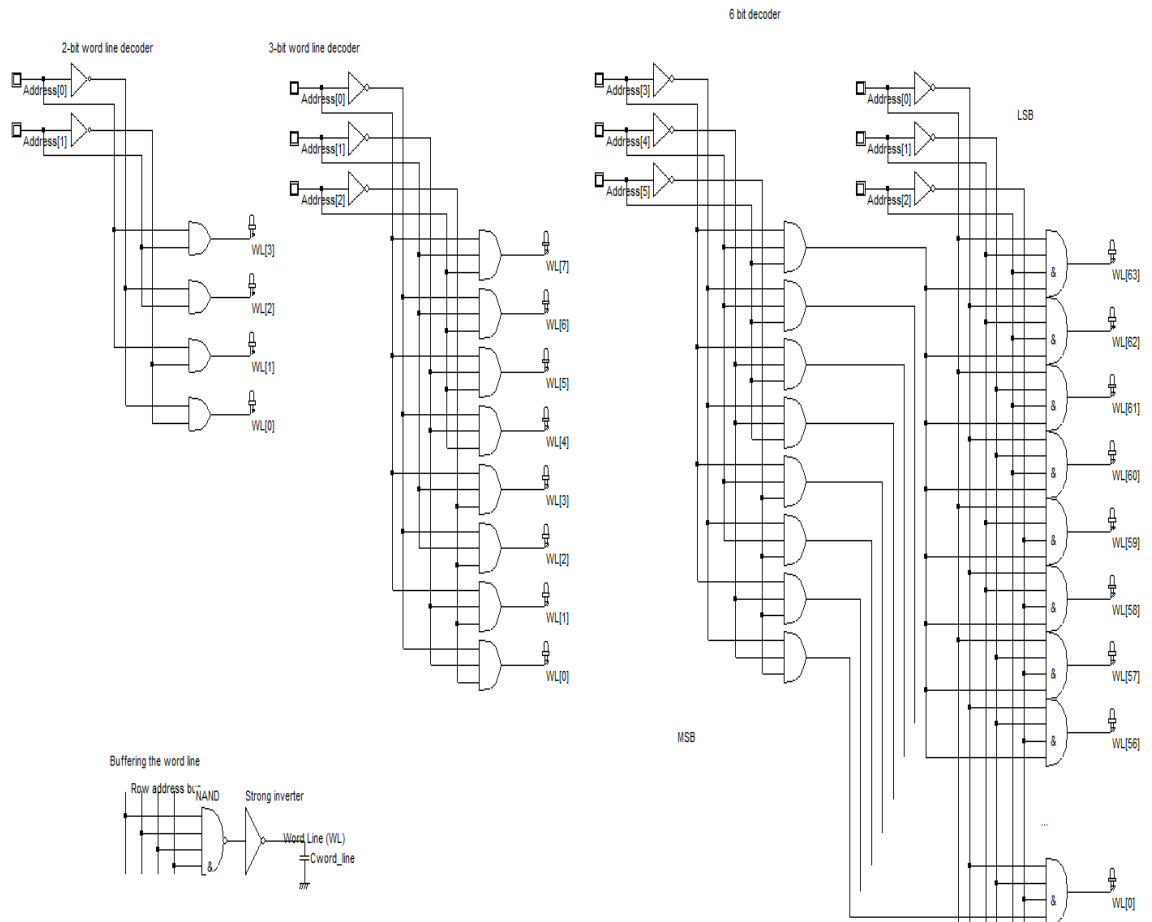
## ΕΝΕΡΓΟΠΟΙΗΣΗ ΜΝΗΜΩΝ



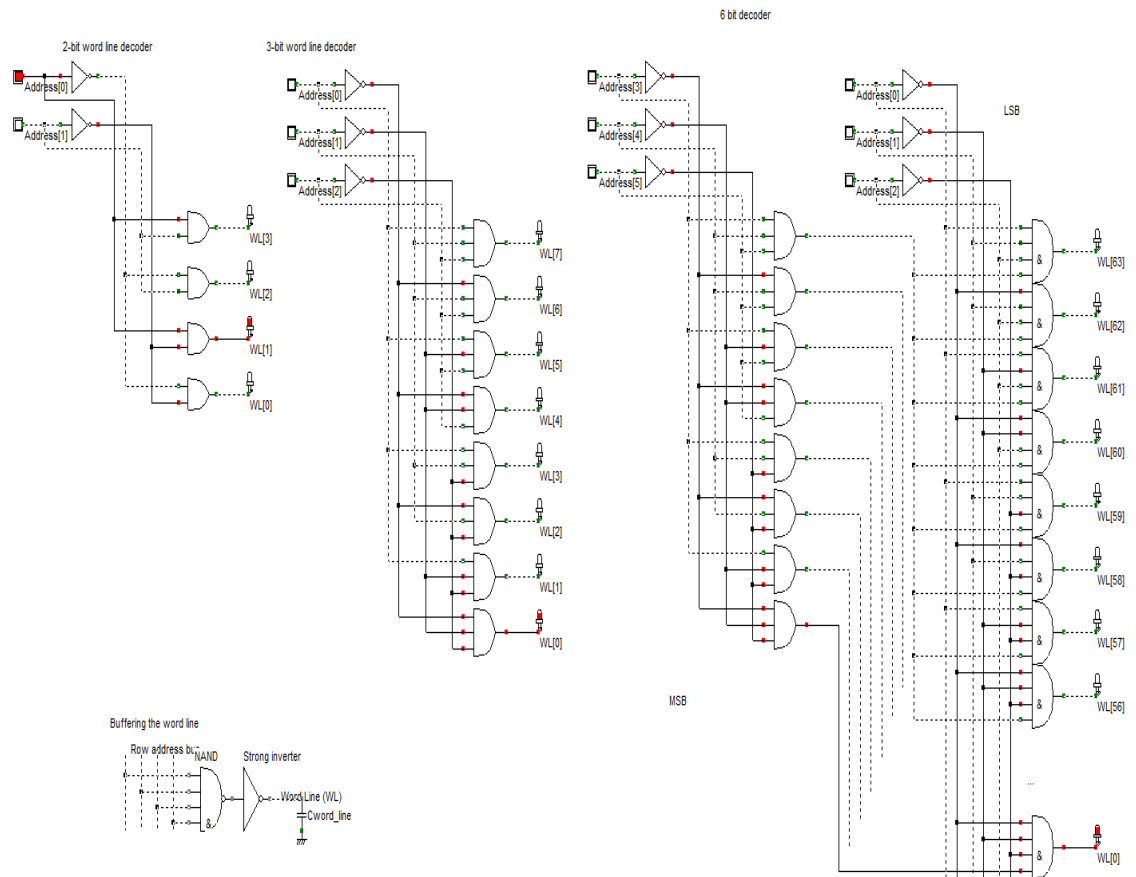
ΕΝΟΤΗΤΑ 11 .Σχεδιασμός και εξομείωση στοιχείων μνήμης. ΜΙΚΡΟΗΛΕΚΤΡΟΝΙΚΗ & VLSI  
ΑΝΤΩΝΙΟΣ ΜΙΧ. ΜΑΡΑΓΚΟΥΔΑΚΗΣ

RamWordLine

Με αποκωδικοποιητή



ΕΝΕΡΓΟΠΟΙΗΣΗ



ΕΝΟΤΗΤΑ 11 .Σχεδιασμός και εξομίωση στοιχείων μνήμης. ΜΙΚΡΟΗΛΕΚΤΡΟΝΙΚΗ & VLSI  
ΑΝΤΩΝΙΟΣ ΜΙΧ. ΜΑΡΑΓΚΟΥΔΑΚΗΣ

