

Μάθημα 7:

Αναλυτικά μοντέλα MOSFET

Μοντέλα SPICE MOSFET

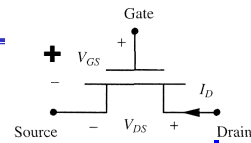
Λευτέρης Καπετανάκης



Ελληνικό Μεσογειακό Πανεπιστήμιο

Τμήμα Ηλεκτρονικών Μηχανικών

2021-2022



ΣΗΜΕΙΩΣΗ: Στις διαφάνειες των διαλέξεων χρησιμοποιείται διδακτικό υλικό το οποίο έχει δανειστεί από διάφορα εκπαιδευτικά βιβλία και διαδικτυακές σελίδες. Ο εισηγητής δεν έχει καμιά αξίωση κατοχής του υλικού αυτού και το χρησιμοποιεί μόνο για λόγους διδασκαλίας εντός της τάξης. Οι εικόνες και οι πίνακες είναι κτήμα διαφόρων συγγραφέων και παρέχονται στον αντίστοιχο δικτυότοπό τους.

Φυσική MOS

Ρεύμα Υποδοχής-Πηγής: $I_{DS} = \frac{|Q_n|}{\tau_t}$

Κινοούμενο φορτίο στο κανάλι: $Q_n = -C_G(V_{GS} - V_{Tn})$

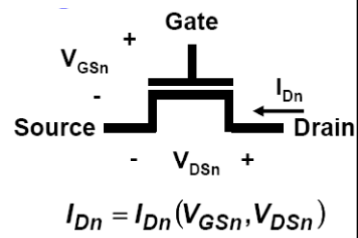
Χωρητικότητα πύλης: $C_G = WLC_{ox}$

Χρόνος μεταφοράς: $\tau_t = \frac{L}{v}$

$$I_{DS} \approx vC_{ox}W(V_{GS} - V_{Tn})$$

$$v = \mu_n E = \mu_n \frac{V_{DS}}{L}$$

$$I_{DS} \approx \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{Tn}) V_{DS}$$



$$I_{Dn} \approx \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{Tn}) V_{DS}$$

- Κάναμε πριν κάποιες χοντροειδείς προσεγγίσεις
- Τώρα θα βελτιώσουμε το μοντέλο

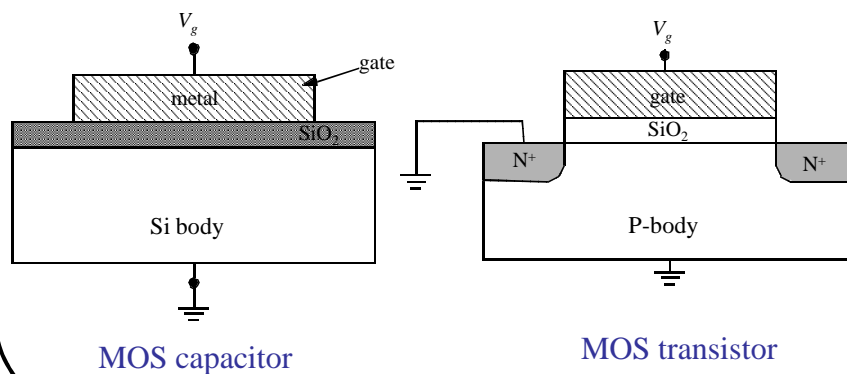
ΤΑ 5017

L7: Μοντέλα MOSFET

Slide 3

MOS Capacitor

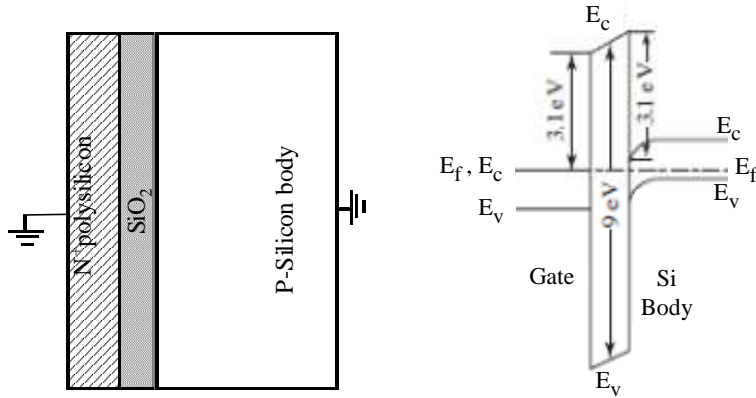
MOS: Metal-Oxide-Semiconductor



Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 5-4

MOS Capacitor

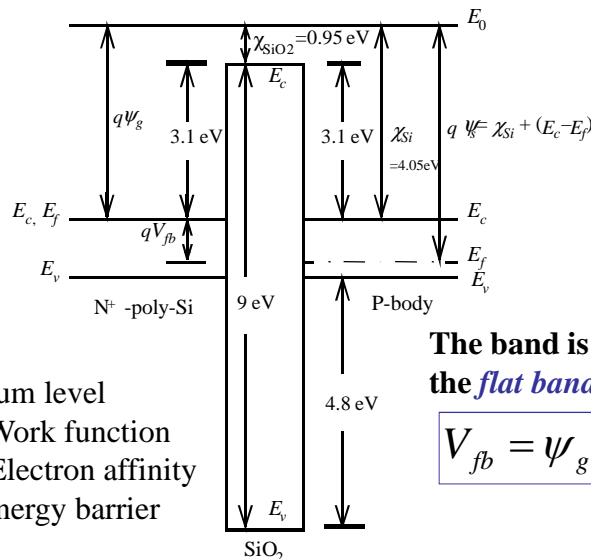


This energy-band diagram for $V_g = 0$ is not the simplest one.

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 5-5

Flat-band Condition and Flat-band Voltage



E_0 : Vacuum level
 $E_0 - E_f$: Work function
 $E_0 - E_c$: Electron affinity
 Si/SiO₂ energy barrier

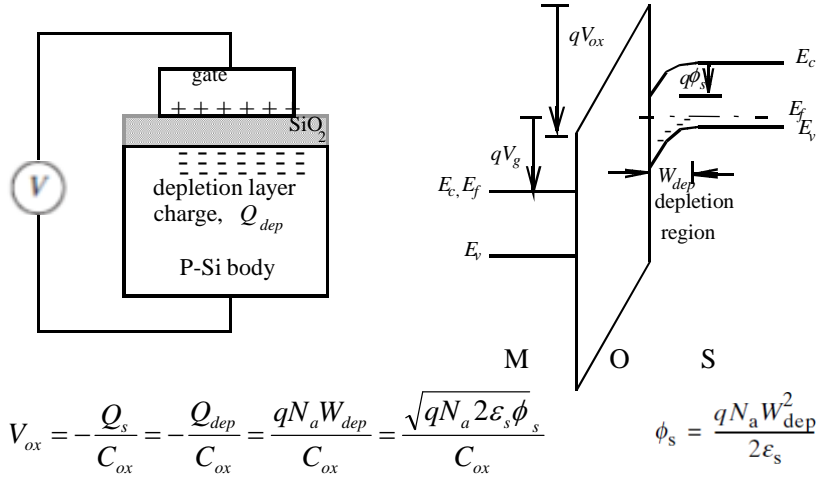
The band is flat at the flat band voltage.

$$V_{fb} = \psi_g - \psi_s$$

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 5-6

Surface Depletion ($V_g > V_{fb}$)



$$V_{ox} = -\frac{Q_s}{C_{ox}} = -\frac{Q_{dep}}{C_{ox}} = \frac{qN_a W_{dep}}{C_{ox}} = \frac{\sqrt{qN_a 2\epsilon_s \phi_s}}{C_{ox}} \quad \phi_s = \frac{qN_a W_{dep}^2}{2\epsilon_s}$$

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 5-7

Surface Depletion

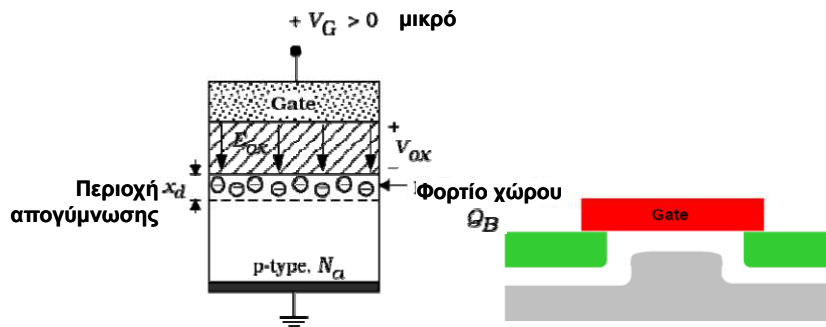
$$V_g = V_{fb} + \phi_s + V_{ox} = V_{fb} + \phi_s + \frac{\sqrt{qN_a 2\epsilon_s \phi_s}}{C_{ox}}$$

This equation can be solved to yield ϕ_s .

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 5-8

Φορτίου Χώρου



- Το φορτίο χώρου Q_B δεν μπορεί να κινηθεί, προέρχεται από τις ιονισμένες προσμίξεις οι οποίες είναι ακίνητες στο πλέγμα
- Η περιοχή του φορτίου χώρου λέγεται περιοχή απογύμνωσης (depletion region): απογυμνωμένη από ακίνητα φορτία.

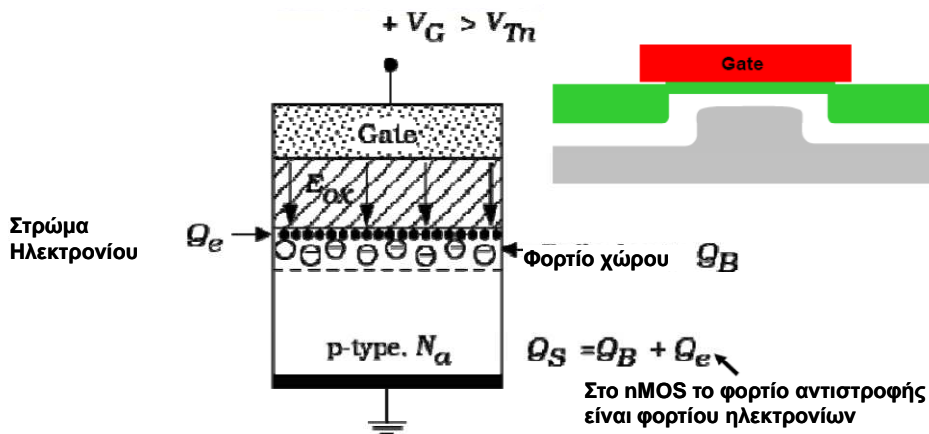
$$Q_S = Q_B = -C_{ox} V_{ox} = -\sqrt{2q\epsilon_{Si} N_a \Phi_S}$$

ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 9

Στρώμα αντιστροφής



- το φορτίο αντιστροφής είναι ευκίνητο (ελεύθερο, δε σχετίζεται με τα άτομα νόθευσης) και μπορεί να κινείται παράλληλα στην επιφάνεια Si

$$\bullet Q_e = 0 \text{ αν } V_G = V_{Tn}$$

$$\bullet |Q_e| > 0 \text{ αν } V_G > V_{Tn}$$

$$Q_e = -C_{ox} (V_G - V_{Tn})$$

ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 10

Threshold Condition and Threshold Voltage

Threshold (of inversion):

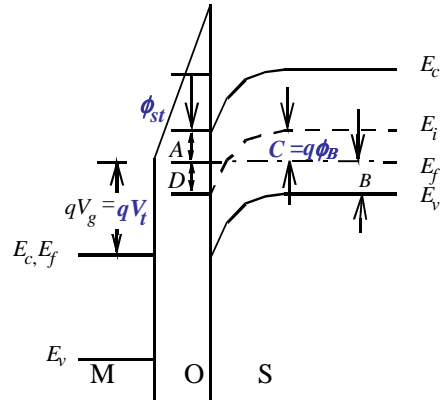
$$n_s = N_a, \text{ or}$$

$$(E_c - E_f)_{\text{surface}} = (E_f - E_v)_{\text{bulk}}, \text{ or}$$

◇ $A=B$, and $C=D$

$$\phi_{st} = 2\phi_B = 2 \frac{kT}{q} \ln \left(\frac{N_a}{n_i} \right)$$

$$q\phi_B = \frac{E_g}{2} - (E_f - E_v)_{\text{bulk}} = \frac{kT}{q} \ln \left(\frac{N_v}{n_i} \right) - \frac{kT}{q} \ln \left(\frac{N_v}{N_a} \right) = \frac{kT}{q} \ln \left(\frac{N_a}{n_i} \right)$$



Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 5-11

Threshold Voltage

$$V_g = V_{fb} + \phi_s + V_{ox}$$

At threshold,

$$\phi_{st} = 2\phi_B = 2 \frac{kT}{q} \ln \left(\frac{N_a}{n_i} \right)$$

$$V_{ox} = \frac{\sqrt{qN_a 2\epsilon_s 2\phi_B}}{C_{ox}}$$

$$V_t = V_g \text{ at threshold} = V_{fb} + 2\phi_B + \frac{\sqrt{qN_a 2\epsilon_s 2\phi_B}}{C_{ox}}$$

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 5-12

Τάση κατωφλίου

- Η τάση κατωφλίου είναι η τάση στην οποία οι ευκίνητοι φορείς μόλις αρχίζουν να σχηματίζονται: **το τρανζίστορ άγει**
- Το σημείο αυτό αναφέρεται ως **‘ισχυρή αντιστροφή’**

$$V_{Tn} = \frac{1}{C_{OX}} \sqrt{2q\epsilon_{Si}N_a(2|\Phi_F|)} + 2|\Phi_F| + V_{FB} + \frac{qD_I}{C_{OX}}$$

C_{OX}	Χωρητικότητα οξειδίου πύλης
Φ_F	Δυναμικό Fermi Σώματος
V_{FB}	Τάση Επίπεδης Ζώνης
N_A	Συγκέντρωση αποδεκτών (σώματος)
D_I	Δόση εμφύτευσης επιφάνειας

Ηλεκτρονικά
Στοιχεία
(ΤΛ 1001)

$$|\Phi_F| = \frac{kT}{q} \ln\left(\frac{N_a}{n_i}\right)$$

$V_{Tn} \sim 0.5 \dots 0.7V$ (θετικό!)

ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 13

nMOS στην αποκοπή

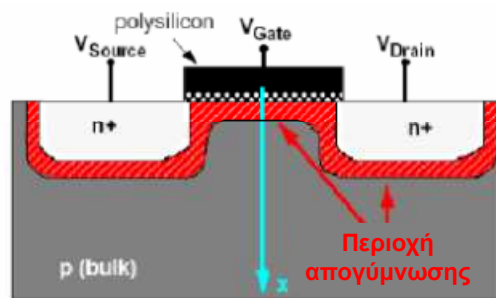
► $V_{GS} < V_T$

Θεωρείστε:

$V_T = 0.75V$

Τάση κατωφλίου

κανένα στρώμα
αντιστροφής στην
επιφάνεια



$V_S = 0V$

$V_G = 0.5V$

$V_D = 0V$

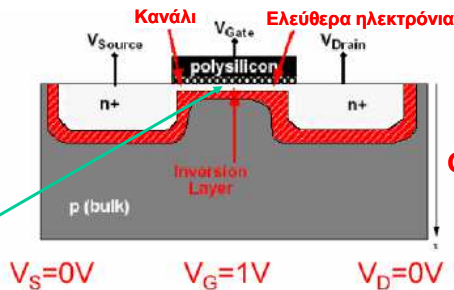


ΤΛ 5017

nMOS στην ωμική (τρίοδο) περιοχή (1)

$$\triangleright V_{GS} > V_T$$

$$V_{DS} \approx 0$$



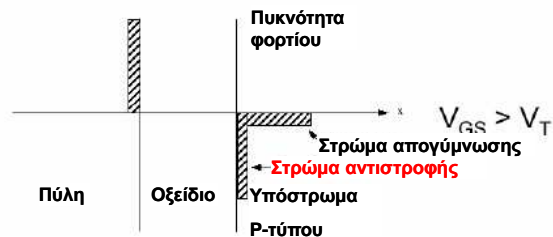
Θεωρείστε:
 $V_T = 0.75V$

Τάση κατωφλίου

Πυκνότητα φορτίου αντιστροφής:

$$Q_i(x) = -C_{ox}[V_{GS} - V_T]$$

όπου $C_{ox} \equiv \epsilon_{ox} / t_{ox}$



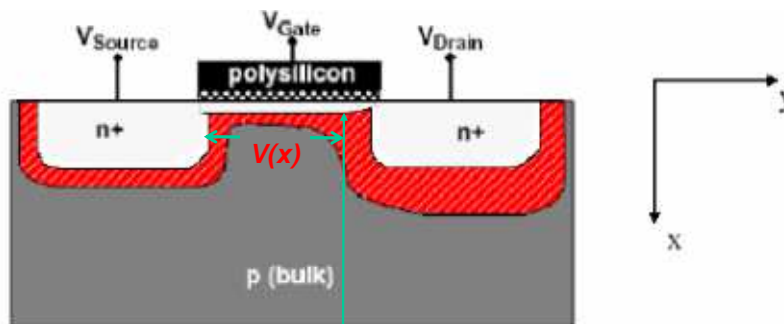
ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 15

nMOS στην ωμική (τρίοδο) περιοχή (2)

$$\triangleright V_{GS} > V_T, V_{DS} < V_{GS} - V_T$$



$$V_S = 0V \quad V_G = 1V \quad V_D = 0.15V$$

Πυκνότητα φορτίου αντιστροφής

$$Q_i(x) = -C_{ox}[V_{GS} - V_T - V(x)]$$

όπου $C_{ox} \equiv \epsilon_{ox} / t_{ox}$

nMOS στην ωμική (τρίοδο) περιοχή (3)

$$Q_i(x) = -C_{ox}[V_{GS} - V(x) - V_T] \Rightarrow C_{ox}(V_{GS} - V_T - \frac{V_{DS}}{2})$$

Μέση τιμή του $V(y)$

- Τώρα βρίσκουμε ότι:

$$I_D = \mu_n C_{ox} \frac{W}{L} \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right]$$

- Το προηγούμενο αποτέλεσμα ήταν:

$$I_D \approx \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_T)V_{DS}$$

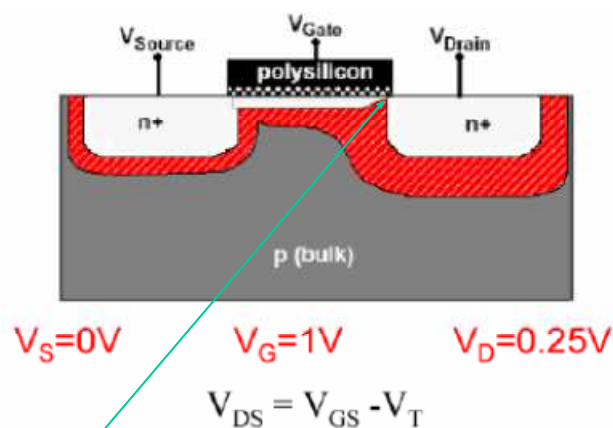
ΤΑ 5017

L7: Μοντέλα MOSFET

Slide 17

nMOS στο ξεκίνημα κόρου

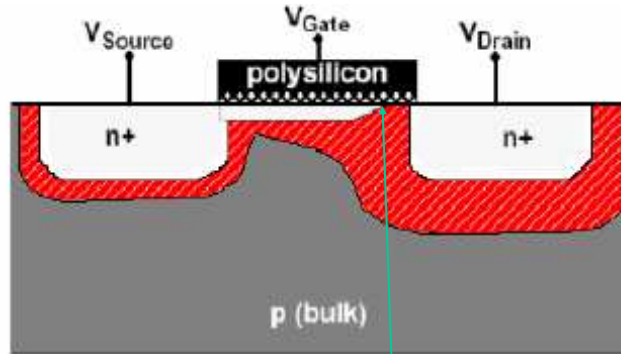
$$\triangleright V_{GS} > V_T, V_{DS} = V_{GS} - V_T$$



Το στρώμα αντιστροφής “αποκόπτεται” στην περιοχή της υποδοχής

nMOS στον κόρου (1)

$$\triangleright V_{GS} > V_T, V_{DS} > V_{GS} - V_T$$



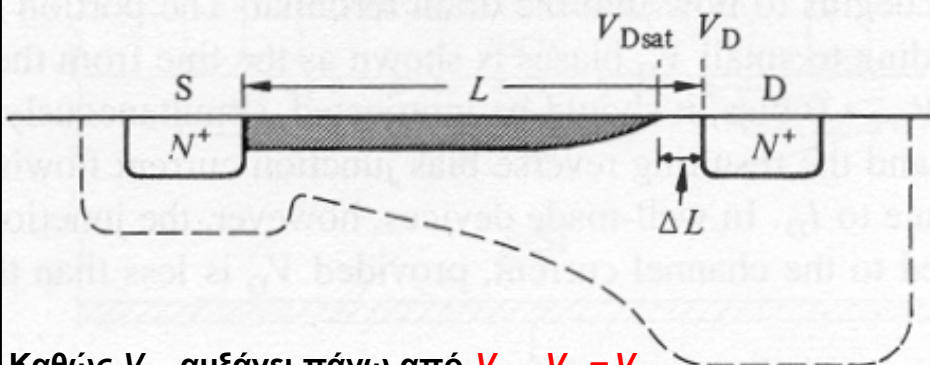
$$V_S = 0V$$

$$V_G = 1V$$

$$V_D = 0.35V$$

Αύξηση του μήκους “αποκοπής” του καναλιού στην περιοχή της υποδοχής

nMOS στον κόρου (2)



Καθώς V_{DS} αυξάνει πάνω από $V_{GS} - V_T \equiv V_{DSAT}$,

Το μήκος της περιοχής “αποκοπής” ΔL αυξάνεται:

- Η “επιπλέον” τάση ($V_{DS} - V_{DSAT}$) εμφανίζεται μεταξύ της περιοχής ΔL
- η πτώση τάσης στα άκρα του στρώματος αντιστροφής παραμένει $V_{DSAT} \Rightarrow$ **το ρεύμα υποδοχής I_D έρχεται σε κόρο**

Παρατήρηση: τα ηλεκτρόνια παρασύρονται στην υποδοχή όταν αυτά εισέρχονται στην περιοχή αποκοπής από το ισχυρό πεδίο- E της περιοχής αποκοπής

nMOS στον κόρου (3)

- Γραμμική περιοχή: $I_D = \mu_n C_{ox} \frac{W}{L} \left[(V_{GS} - V_T) V_{DS} - \frac{1}{2} V_{DS}^2 \right]$
- Θέτοντας $V_{DS} = V_{DSAT}$ στην εξίσωση της γραμμικής περιοχής βρίσκουμε το ρεύμα κόρου !

$$I_{DSAT} = I_D \Big|_{V_{DS} = V_{GS} - V_T} \quad \text{Ρεύμα κόρου}$$

$$I_{DSAT} = \mu_n C_{ox} \frac{W}{L} \left[(V_{GS} - V_T)(V_{GS} - V_T) - \frac{1}{2} (V_{GS} - V_T)^2 \right]$$

$$= \frac{1}{2} \mu_n C_{ox} \frac{W}{L} (V_{GS} - V_T)^2$$

TL 5017

L7: Μοντέλα MOSFET

Slide 21

nMOS απλές Χαρακτηριστικές $I_D - V_{DS}$

Οι καμπύλες $I_D - V_{DS}$ αποτελούνται από δύο περιοχές:

1) Ωμική περιοχή : $0 < V_{DS} < V_{GS} - V_T$

$$I_D = k'_n \frac{W}{L} \left[V_{GS} - V_T - \frac{V_{DS}}{2} \right] V_{DS}$$

$$\text{με } k'_n = \mu_n C_{ox}$$

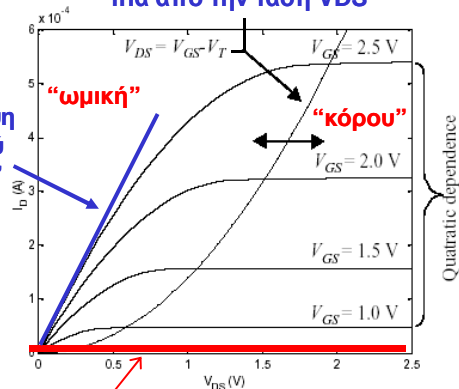
Παράμετρος διαγωγιμότητας διαδικασίας

2) Περιοχή κόρου:
 $V_{DS} > V_{GS} - V_T$

$$I_{DSAT} = \frac{k'_n W}{2 L} (V_{GS} - V_T)^2$$

$$\text{με } k'_n = \mu_n C_{ox}$$

Αυτή η καμπύλη δείχνει που η καμπύλη I_D αρχίζει να γίνεται επίπεδη: το I_D δεν εξαρτάται πια από την τάση V_{DS}



Περιοχή "αποκοπής" : $V_G < V_T$

TL 5017

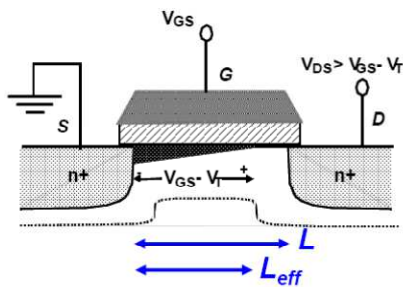
L7: Μοντέλα MOSFET

Slide 22

Διαμόρφωση μήκους-καναλιού (Channel-Length Modulation)

Αν το μήκος καναλιού L είναι μικρό, η έκταση αποκοπής του καναλιού ΔL προκαλεί σημαντική μείωση στο πραγματικό μήκος καναλιού του τρανζίστορ : $L_{eff} = L - \Delta L$

$\Rightarrow I_D$ αυξάνει σημαντικά με το ΔL (π.χ. με V_{DS})



Εμπειρικό μοντέλο για το πραγματικό μήκος

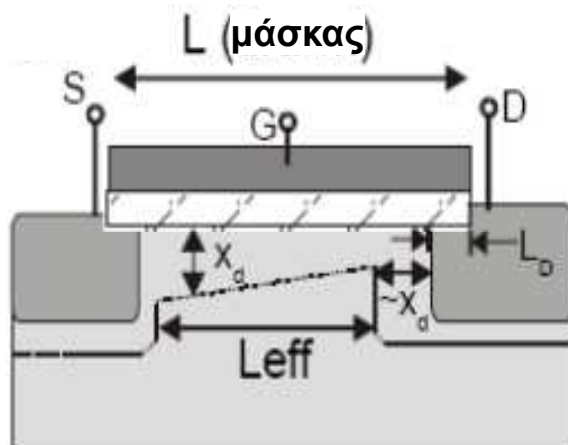
$$L_{eff} = \frac{L}{1 + \lambda V_{DS}}$$

$$\begin{aligned} I_{DSAT} &= \frac{1}{2} k_n' \frac{W}{L_{eff}} (V_{GS} - V_T)^2 \\ &= \frac{1}{2} k_n' \frac{W}{L} (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \\ &= \frac{1}{2} \beta_n (V_{GS} - V_T)^2 (1 + \lambda V_{DS}) \end{aligned}$$

Μοντέλα MOSFET

Slide 23

Μήκος σχεδίασης L (μάσκας) και μήκος καναλιού L_{eff}



$$L_{eff} = L(\text{μάσκας}) - 2L_D - X_d$$

ΤΑ 5017

L7: Μοντέλα MOSFET

Slide 24

ηMOS Συνοπτική Περιγραφή

$V_{GS} < V_T$	$I_D = 0$	off
$V_{GS} > V_T$ $V_{DS} < V_{GS} - V_T$	$I_D = \beta_n \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right]$	lin
$V_{GS} > V_T$ $V_{DS} > V_{GS} - V_T$	$I_D = \frac{1}{2}\beta_n(V_{GS} - V_T)^2$ $I_D = \frac{1}{2}\beta_n(V_{GS} - V_T)^2(1 + \lambda_n V_{DS})$	sat

$$k'_n = \mu_n C_{ox} = \mu_n \frac{\epsilon_{ox}}{t_{ox}} \quad \text{Διαγωγιμότητα διαδικασίας}$$

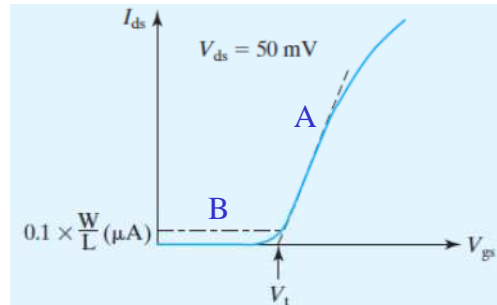
$$\beta_n = k = k'_n \frac{W}{L} \quad \text{Διαγωγιμότητα διάταξης}$$

Παράγοντες καθορισμού ρεύματος

- Για δεδομένα V_{DS} και $V_{GS} (> V_T)$, I_{DS} είναι συνάρτηση:
 - Της απόστασης μεταξύ πηγής και υποδοχής – L
 - Του πλάτους του καναλιού – W
 - Της τάσης κατωφλίου – V_T
 - Του πάχους του SiO_2 – t_{ox}
 - Της διηλεκτρικής σταθερής του διηλεκτρικού πύλης (ϵ_i)
 - Της ευκινησίας των φορέων ρεύματος
 - για nfets: $\mu_n = 500 \text{ cm}^2/\text{V-sec}$
 - για pfets: $\mu_p = 180 \text{ cm}^2/\text{V-sec}$

V_t and Body Effect

How to Measure the V_t of a MOSFET



- **Method A.** V_t is measured by extrapolating the I_{ds} versus V_{gs} curve to $I_{ds} = 0$.

$$I_{dsat} = \frac{W}{L} C_{oxe} (V_{gs} - V_t) \mu_{ns} V_{ds} \propto V_{gs} - V_t$$

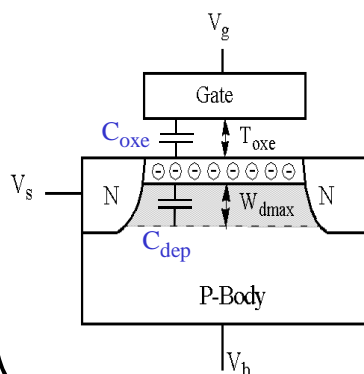
- **Method B.** The V_g at which $I_{ds} = 0.1 \mu A \times W/L$

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-27

MOSFET V_t and the Body Effect

- Two capacitors => two charge components



$$C_{dep} = \frac{\epsilon_s}{W_{dmax}}$$

$$\begin{aligned} Q_{inv} &= -C_{oxe} (V_{gs} - V_t) + C_{dep} V_{sb} \\ &= -C_{oxe} (V_{gs} - (V_t + \frac{C_{dep}}{C_{oxe}} V_{sb})) \end{aligned}$$

- Redefine V_t as

$$V_t(V_{sb}) = V_{t0} + \frac{C_{dep}}{C_{oxe}} V_{sb} = V_{t0} + \alpha V_{sb}$$

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-28

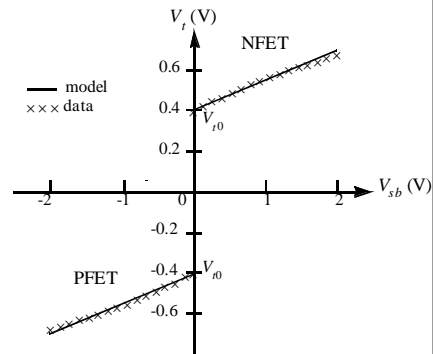
MOSFET V_t and the Body Effect

- **Body effect:** V_t is a function of V_{sb} . When the source-body junction is reverse-biased, $|V_t|$ increases.

- **Body effect coefficient:**

$$V_t = V_{t0} + \alpha V_{sb}$$

$$\alpha = \frac{C_{dep}}{C_{oxe}} = \frac{3T_{oxe}}{W_{dep}}$$

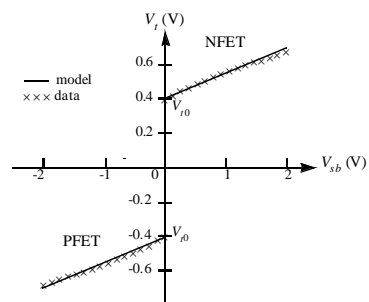
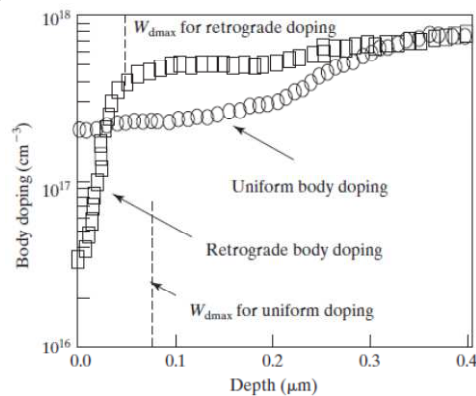


Body effect slows down circuits? How can it be reduced?

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-29

Retrograde Body Doping Profiles



- W_{dep} does not vary with V_{sb} .
- Retrograde doping is popular because it reduces off-state leakage and allows higher surface mobility.

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-30

Uniform Body Doping

When the source/body junction is reverse-biased, there are two quasi-Fermi levels (E_{fn} and E_{fp}) which are separated by qV_{sb} . An NMOSFET reaches threshold of inversion when E_c is close to E_{fn} , not E_{fp} . This requires the band-bending to be $2\phi_B + V_{sb}$, not $2\phi_B$.

$$V_t = V_{t0} + \frac{\sqrt{qN_a 2\epsilon_s}}{C_{oxe}} (\sqrt{2\phi_B + V_{sb}} - \sqrt{2\phi_B})$$

$$\equiv V_{t0} + \gamma(\sqrt{2\phi_B + V_{sb}} - \sqrt{2\phi_B})$$

γ is the body-effect parameter.

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-31

Τάση κατωφλίου

$$V_T = \phi_{ms} - 2\phi_F - \frac{Q_B}{C_{ox}} - \frac{Q_{SS}}{C_{ox}} - \frac{Q_I}{C_{ox}}$$

Δυναμικό Επαφής → ϕ_{ms}
 Δυναμικό Fermi → $2\phi_F$
 Φορτίο Περιοχής Απογύμνωσης → Q_B
 Φορτίο Επιφάνειας → Q_{SS}
 Εμφυτεύσεις → Q_I

$$Q_B = \gamma(\sqrt{-2\phi_F + V_{SB}})$$

με

$$\gamma = \frac{\sqrt{2q\epsilon_{Si}N_A}}{C_{ox}}$$

↑
Συντελεστής επίδρασης Σώματος

Αγνοήστε όλα αυτά

$$V_T = V_{T0} + \gamma(\sqrt{-2\phi_F + V_{SB}} - \sqrt{-2\phi_F})$$

Αλλά να μπορείτε να χρησιμοποιείται αυτό

$$V_{T0} = \phi_{ms} - 2\phi_F - \frac{Q_{B0}}{C_{ox}} - \frac{Q_{SS}}{C_{ox}} - \frac{Q_I}{C_{ox}}$$

η τάση κατωφλίου για $V_{SB} = 0$

και αυτό

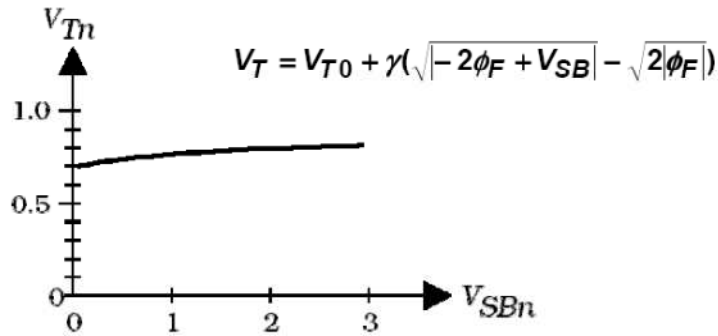
ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 32

Τυπική Τάση κατωφλίου nMOS

V_T σαν συνάρτηση της τάσης V_{SB}

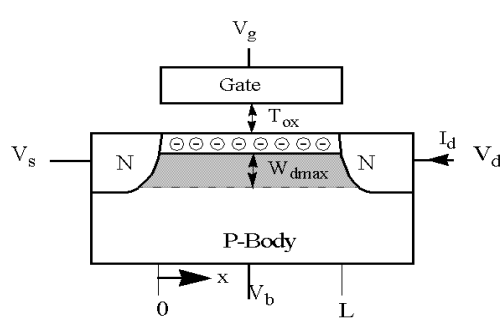


γ : Συντελεστής επίδρασης τάσης-σώματος
Τυπικές τιμές του γ : $0.4 \text{ V}^{0.5}$ (nMOS)

ϕ_f : Δυναμικό Fermi σώματος

$2\phi_f$ Μετριοπαθώς σταθερά, περίπου $-0,6\text{V}$ για το nMOS, $+0,6\text{V}$ για το pMOS, εξαρτάται λογαριθμικά από τη νόθευση

Q_{inv} in MOSFET



- Channel voltage
 $V_c = V_s$ at $x = 0$ and
 $V_c = V_d$ at $x = L$.

$$\begin{aligned} Q_{inv} &= -C_{oxe}(V_{gs} - V_{cs} - V_{t0} - \alpha(V_{sb} + V_{cs})) \\ &= -C_{oxe}(V_{gs} - V_{cs} - (V_{t0} + \alpha V_{sb}) - \alpha V_{cs}) \\ &= -C_{oxe}(V_{gs} - mV_{cs} - V_t) \end{aligned}$$

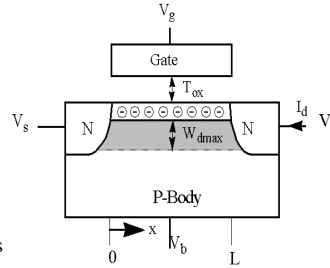
- $m \equiv 1 + \alpha = 1 + 3T_{oxe}/W_{dmax}$
m is called the body-effect factor or bulk-charge factor

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-34

Basic MOSFET IV Model

$$\begin{aligned}
 I_{ds} &= WQ_{inv}v = WQ_{inv}\mu_{ns}E \\
 &= WC_{oxe}(V_{gs} - mV_{cs} - V_t)\mu_{ns}dV_{cs}/dx \\
 \int_0^L I_{ds} dx &= WC_{oxe}\mu_{ns} \int_0^{V_{ds}} (V_{gs} - mV_{cs} - V_t) dV_{cs} \\
 I_{ds}L &= WC_{oxe}\mu_{ns}(V_{gs} - V_t - mV_{ds}/2)V_{ds}
 \end{aligned}$$

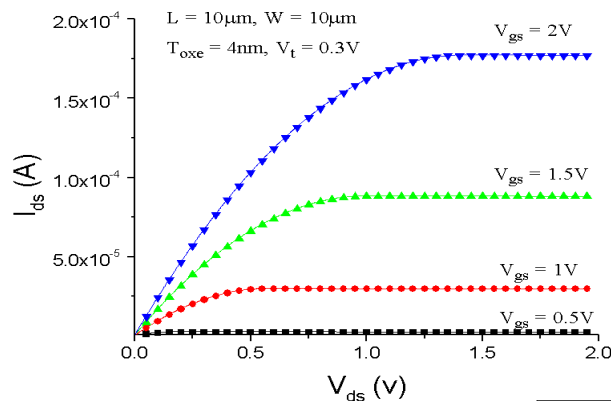


$$I_{ds} = \frac{W}{L} C_{oxe} \mu_s (V_{gs} - V_t - \frac{m}{2} V_{ds}) V_{ds}$$

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-35

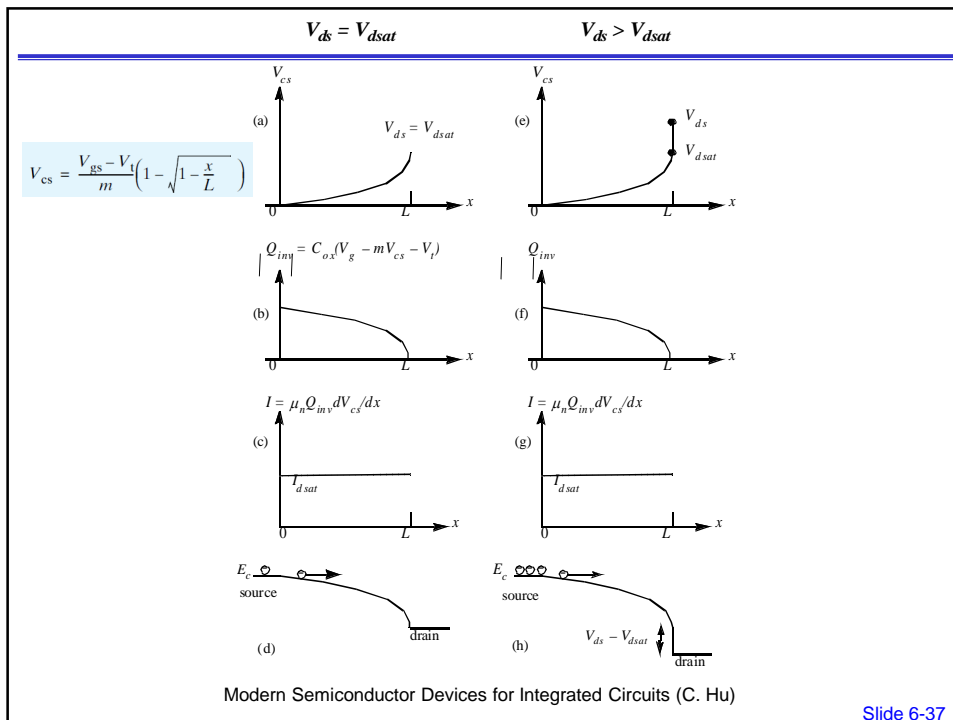
V_{dsat} : Drain Saturation Voltage



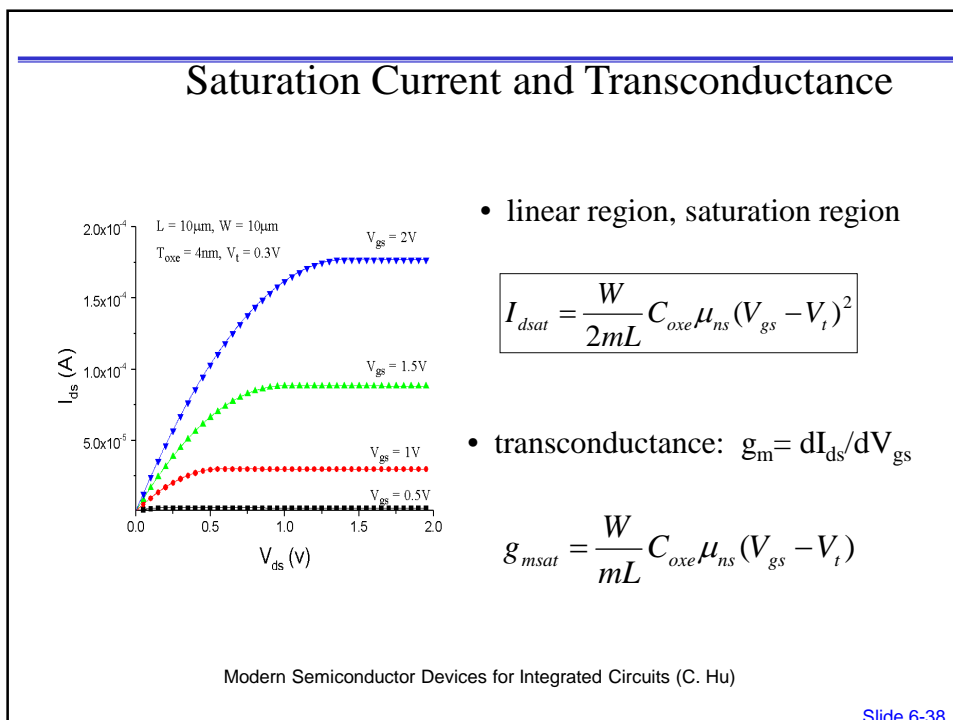
$$\frac{dI_{ds}}{dV_{ds}} = 0 = \frac{W}{L} C_{oxe} \mu_{ns} (V_{gs} - V_t - mV_{ds}) \quad \longrightarrow \quad V_{dsat} = \frac{V_{gs} - V_t}{m}$$

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-36

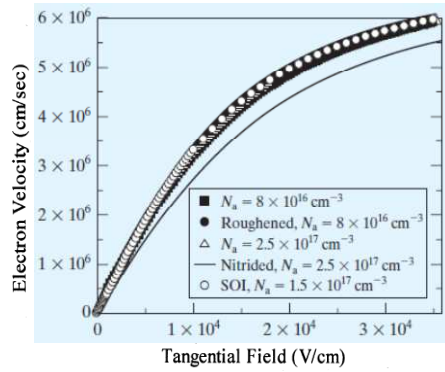


Slide 6-37



Slide 6-38

Velocity Saturation



$$v = \frac{\mu_{ns} E}{1 + \frac{E}{E_{sat}}}$$

$$E \ll E_{sat} : v = \mu_{ns} E$$

$$E \gg E_{sat} : v = \mu_{ns} E_{sat}$$

- Velocity saturation has large and deleterious effect on the I_{on} of MOSFETS

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-39

MOSFET IV Model with Velocity Saturation

$$I_{ds} = WQ_{inv}v$$

$$I_{ds} = WC_{oxe}(V_{gs} - mV_{cs} - V_t) \frac{\mu_{ns} dV_{cs} / dx}{1 + \frac{dV_{cs} / dx}{E_{sat}}}$$

$$\int_0^L I_{ds} dx = \int_0^{V_{ds}} [WC_{oxe} \mu_{ns} (V_{gs} - mV_{cs} - V_t) - I_{ds} / E_{sat}] dV_{cs}$$

$$I_{ds} L = WC_{oxe} \mu_{ns} (V_{gs} - V_t - \frac{m}{2} V_{ds}) V_{ds} - I_{ds} V_{ds} / E_{sat}$$

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-40

MOSFET IV Model with Velocity Saturation

$$I_{ds} = \frac{\frac{W}{L} C_{oxe} \mu_{ns} (V_{gs} - V_t - \frac{m}{2} V_{ds}) V_{ds}}{1 + \frac{V_{ds}}{\mathbf{E}_{sat} L}}$$

$$I_{ds} = \frac{\text{long - channel } I_{ds}}{1 + V_{ds} / \mathbf{E}_{sat} L}$$

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-41

MOSFET IV Model with Velocity Saturation

Solving $\frac{dI_{ds}}{dV_{ds}} = 0$,

$$V_{dsat} = \frac{2(V_{gs} - V_t) / m}{1 + \sqrt{1 + 2(V_{gs} - V_t) / m \mathbf{E}_{sat} L}}$$

A simpler and more accurate V_{dsat} is:

$$\frac{1}{V_{dsat}} = \frac{m}{V_{gs} - V_t} + \frac{1}{\mathbf{E}_{sat} L}$$

$$\mathbf{E}_{sat} \equiv \frac{2v_{sat}}{\mu_{ns}}$$

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-42

EXAMPLE: Drain Saturation Voltage

Question: At $V_{gs} = 1.8$ V, what is the V_{dsat} of an NFET with $T_{oxe} = 3$ nm, $V_t = 0.25$ V, and $W_{dmax} = 45$ nm for (a) $L = 10$ μm , (b) $L = 1$ μm , (c) $L = 0.1$ μm , and (d) $L = 0.05$ μm ?

Solution: From V_{gs} , V_t , and T_{oxe} , μ_{ns} is 200 $\text{cm}^2\text{V}^{-1}\text{s}^{-1}$.

$$\mathbf{E}_{sat} = 2V_{sat}/\mu_{ns} = 8 \times 10^4 \text{ V/cm}$$
$$m = 1 + 3T_{oxe}/W_{dmax} = 1.2$$

$$V_{dsat} = \left(\frac{m}{V_{gs} - V_t} + \frac{1}{\mathbf{E}_{sat}L} \right)^{-1}$$

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-43

EXAMPLE: Drain Saturation Voltage

$$V_{dsat} = \left(\frac{m}{V_{gs} - V_t} + \frac{1}{\mathbf{E}_{sat}L} \right)^{-1}$$

$$(a) L = 10 \mu\text{m}, V_{dsat} = (1/1.3\text{V} + 1/80\text{V})^{-1} = 1.3 \text{ V}$$

$$(b) L = 1 \mu\text{m}, V_{dsat} = (1/1.3\text{V} + 1/8\text{V})^{-1} = 1.1 \text{ V}$$

$$(c) L = 0.1 \mu\text{m}, V_{dsat} = (1/1.3\text{V} + 1/.8\text{V})^{-1} = 0.5 \text{ V}$$

$$(d) L = 0.05 \mu\text{m}, V_{dsat} = (1/1.3\text{V} + 1/.4\text{V})^{-1} = 0.3 \text{ V}$$

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-44

I_{dsat} with Velocity Saturation

Substituting V_{dsat} for V_{ds} in I_{ds} equation gives:

$$I_{dsat} = \frac{W}{2mL} C_{oxe} \mu_s \frac{(V_{gs} - V_t)^2}{1 + \frac{V_{gs} - V_t}{mE_{sat}L}} = \frac{\text{long-channel } I_{dsat}}{1 + \frac{V_{gs} - V_t}{mE_{sat}L}}$$

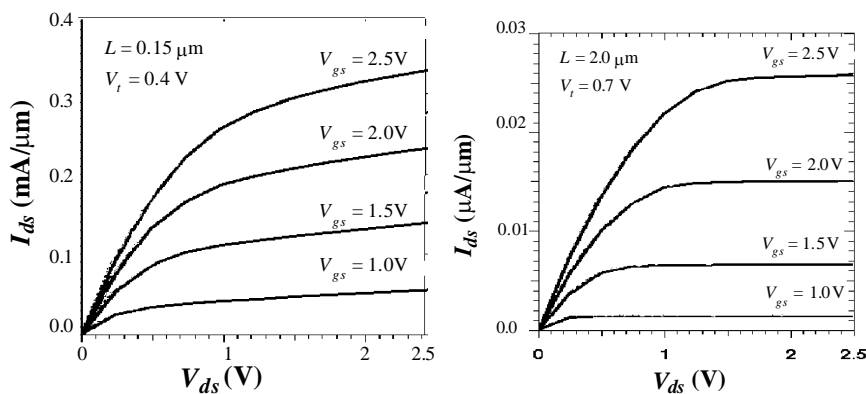
Very short channel case: $E_{sat}L \ll V_{gs} - V_t$

$$I_{dsat} = Wv_{sat} C_{oxe} (V_{gs} - V_t - mE_{sat}L)$$

$$I_{dsat} = Wv_{sat} C_{oxe} (V_{gs} - V_t)$$

- I_{dsat} is proportional to $V_{gs} - V_t$ rather than $(V_{gs} - V_t)^2$, not as sensitive to L as $1/L$.

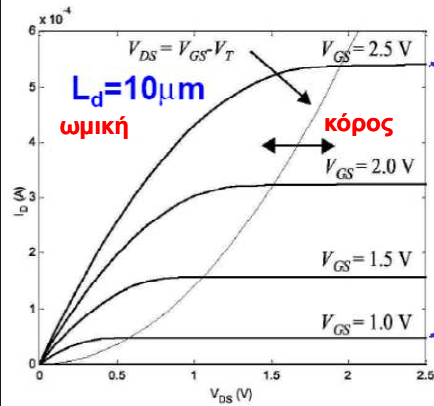
Measured MOSFET IV



What is the main difference between the V_g dependence of the long- and short-channel length IV curves?

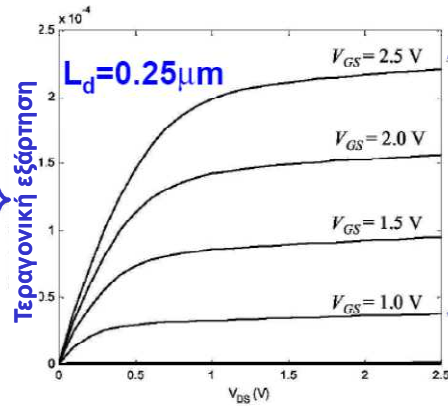
I_D σαν συνάρτηση του V_{DS}

- Άλλα φαινόμενα τα οποία θα αγνοήσουμε: **κορεσμός ταχύτητας**
- **Σημαντικό** για μικρό μήκος καναλιού
- **Σύγκριση** δύο διαφορετικών μηκών L , με $W=1.5L$ και στις δυο περιπτώσεις



Τρανζίστορ με μεγάλο μήκος καναλιού χωρίς κορεσμό ταχύτητας

ΤΛ 5017

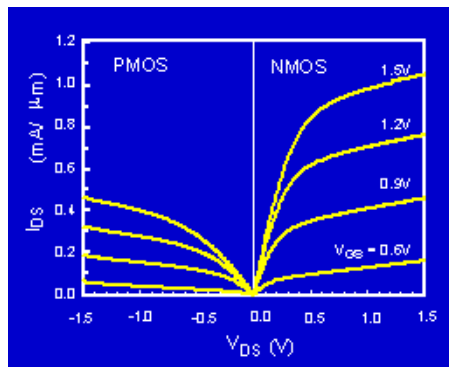


Τρανζίστορ με μικρό μήκος καναλιού με κορεσμό ταχύτητας

L7: Μοντέλα MOSFET

Slide 47

PMOS and NMOS IV Characteristics



The PMOS IV is qualitatively similar to the NMOS IV, but the current is about half as large. How can we design a CMOS inverter so that its voltage transfer curve is symmetric?

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-48

Velocity Saturation vs. Pinch-Off

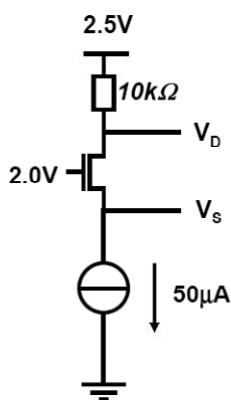
Current saturation : the carrier velocity reaches v_{sat} at the drain.

Instead of the **pinch-off region**, there is a **velocity saturation region** next to the drain where Q_{inv} is a constant ($I_{dsat}/W v_{sat}$).

Modern Semiconductor Devices for Integrated Circuits (C. Hu)

Slide 6-49

Καθορισμός V_D και V_S



- $k' = 110\mu\text{A}/\text{V}^2$
- $V_T = 0.4\text{V}$
- $\lambda = 0$
- $W = 2.5\mu\text{m}$
- $L = 0.25\mu\text{m}$

$V_{GS} < V_T$	$I_D = 0$	off
$V_{GS} > V_T$ $V_{DS} < V_{GS} - V_T$	$I_D = \beta_n \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right]$	lin
$V_{GS} > V_T$ $V_{DS} > V_{GS} - V_T$	$I_D = \frac{1}{2}\beta_n(V_{GS} - V_T)^2$ $I_D = \frac{1}{2}\beta_n(V_{GS} - V_T)^2(1 + \lambda_n V_{DS})$	sat

$$V_D = 2.5 - 0.05 \times 10 = 2\text{V}$$

■ Θεωρείστε κόρο

$$50 = \frac{1}{2} \times 10 \times 110 (V_{GS} - V_T)^2$$

$$\Rightarrow V_{GS} - V_T = 0.3\text{V} \Rightarrow V_{GS} = 0.7\text{V}$$

$$\Rightarrow V_S = 2 - 0.7 = 1.3\text{V}$$

■ Επιβεβαίωση κόρου

$$V_{DS} = 2.0 - 1.3 = 0.7\text{V} > V_{GS} - V_T$$

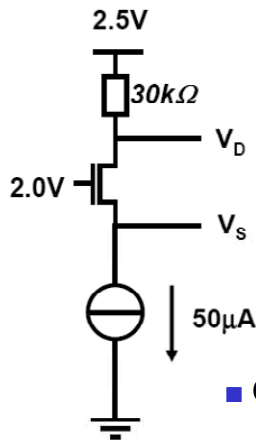


ΤΑ 5017

L7: Μοντέλα MOSFET

Slide 50

Καθορισμός V_D και V_S



$V_{GS} < V_T$	$I_D = 0$	off
$V_{GS} > V_T$ $V_{DS} < V_{GS} - V_T$	$I_D = \beta_n \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right]$	lin
$V_{GS} > V_T$ $V_{DS} > V_{GS} - V_T$	$I_D = \frac{1}{2}\beta_n(V_{GS} - V_T)^2$ $I_D = \frac{1}{2}\beta_n(V_{GS} - V_T)^2(1 + \lambda_n V_{DS})$	sat

$$V_D = 2.5 - 0.05 \times 30 = 1V$$

- Θεωρείστε λειτουργία στη γραμμική περιοχή

$$50 = 110 \times 10 \times \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right]$$

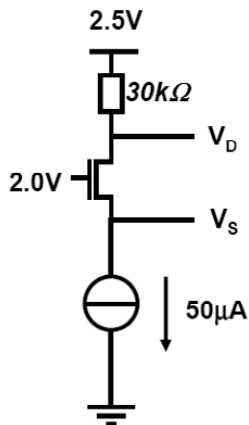
- $k' = 110 \mu A/V^2$
- $V_T = 0.4V$
- $\lambda = 0$
- $W = 2.5 \mu m$
- $L = 0.25 \mu m$

ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 51

Καθορισμός V_D και V_S



$$V_D = 2.5 - 0.05 \times 30 = 1V$$

- Θεωρείστε γραμμική περιοχή

$$50 = 110 \times 10 \times \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right]$$

$$50 = 1100 \times \left[(2 - V_S - 0.4)(1 - V_S) - \frac{1}{2}(1 - V_S)^2 \right]$$

$$V_S = 1.6 \pm \sqrt{0.45} = 2.27V \vee 0.93V$$

$$\Rightarrow V_S = 0.93V$$

- Επιβεβαίωση γραμμική περιοχή

$$V_{DS} = 1.0 - 0.93 = 0.07V < V_{GS} - V_T = 0.67V$$



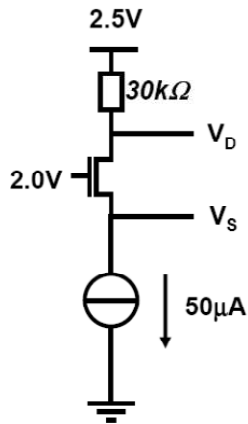
- $k' = 110 \mu A/V^2$
- $V_T = 0.4V$
- $\lambda = 0$
- $W = 2.5 \mu m$
- $L = 0.25 \mu m$

ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 52

Καθορισμός V_D και V_S



- $k' = 110\mu\text{A}/\text{V}^2$
- $V_T = 0.4\text{V}$
- $\lambda = 0$
- $W = 2.5\mu\text{m}$
- $L = 0.25\mu\text{m}$

$V_{GS} < V_T$	$I_D = 0$	off
$V_{GS} > V_T$ $V_{DS} < V_{GS} - V_T$	$I_D = \beta_n \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right]$	lin
$V_{GS} > V_T$ $V_{DS} > V_{GS} - V_T$	$I_D = \frac{1}{2}\beta_n(V_{GS} - V_T)^2$ $I_D = \frac{1}{2}\beta_n(V_{GS} - V_T)^2(1 + \lambda_n V_{DS})$	sat

$$V_D = 2.5 - 0.05 \times 30 = 1\text{V}$$

■ Θεωρείστε κόρο (λάθος)

$$50 = \frac{1}{2} \times 10 \times 110 (V_{GS} - V_T)^2$$

$$\Rightarrow V_{GS} - V_T = 0.3\text{V} \Rightarrow V_{GS} = 0.7\text{V}$$

$$\Rightarrow V_S = 2 - 0.7 = 1.3\text{V}$$

■ Επιβεβαίωση κόρου

$$V_{DS} = 1.0 - 1.3 = -0.3\text{V} > V_{GS} - V_T \quad \text{OXI}$$

ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 53

Εναλλακτική έκφραση κατάστασης κόρου

- Κόρος αν: $V_{DS} > V_{GS} - V_T$
- Δείξτε ότι: $V_{DS} > V_{GS} - V_T \Leftrightarrow V_{GD} < V_T$
- Απόδειξη:
 - $V_{DS} > V_{GS} - V_T \Leftrightarrow V_D - V_S > V_G - V_S - V_T$
 - $\Leftrightarrow V_D > V_G - V_T$
 - $\Leftrightarrow V_D - V_G > -V_T$
 - $\Leftrightarrow V_G - V_D < V_T$
 - $\Leftrightarrow V_{GD} < V_T$

- Αυτή είναι μια εναλλακτική συνθήκη για την περιοχή κόρου
- Μπορεί να είναι βολική

ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 54

$V_{GS} < V_T, \quad V_{GD} < V_T$
 $V_{GS} > V_T, \quad V_{GD} > V_T$
 $V_{GS} > V_T, \quad V_{GD} = V_T$
 $V_{GS} > V_T, \quad V_{GD} < V_T$

ΤΑ 5017 L7: Μοντέλα MOSFET Slide 55

nMOS Εναλλακτική Συνοπτική Περιγραφή

$V_{GS} < V_T$ $V_{GD} < V_T$	$I_D = 0$	off
$V_{GS} > V_T$ $V_{GD} > V_T$	$I_D = k_n \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right]$	lin
$V_{GS} > V_T$ $V_{GD} < V_T$	$I_D = \frac{1}{2}k_n(V_{GS} - V_T)^2$ $I_D = \frac{1}{2}k_n(V_{GS} - V_T)^2(1 + \lambda_n V_{DS})$	sat

$V_{GS} > V_T$ $V_{DS} < V_{GS} - V_T$	$I_D = k_n \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right]$	lin
$V_{GS} > V_T$ $V_{DS} > V_{GS} - V_T$	$I_D = \frac{1}{2}k_n(V_{GS} - V_T)^2$ $I_D = \frac{1}{2}k_n(V_{GS} - V_T)^2(1 + \lambda_n V_{DS})$	sat

Slide 56

Εφαρμογή

$V_{GS} < V_T$	$I_D = 0$	off
$V_{GS} > V_T$ $V_{DS} < V_{GS} - V_T$	$I_D = \beta_n \left[(V_{GS} - V_T)V_{DS} - \frac{1}{2}V_{DS}^2 \right]$	lin
$V_{GS} > V_T$ $V_{DS} > V_{GS} - V_T$	$I_D = \frac{1}{2}\beta_n(V_{GS} - V_T)^2$ $I_D = \frac{1}{2}\beta_n(V_{GS} - V_T)^2(1 + \lambda_n V_{DS})$	sat

$V_D = 2.5 - 0.05 \times 10 = 2V$

- Θεωρείστε κόρο

$$50 = \frac{1}{2} \times 10 \times 110 (V_{GS} - V_T)^2$$

$$\Rightarrow V_{GS} - V_T = 0.3V \Rightarrow V_{GS} = 0.7V$$

$$\rightarrow V_{GS} = 2 - 1.3 = 0.7V$$

- Επιβεβαίωση κόρου

$$V_{DS} = 2.0 - 1.3 = 0.7V > V_{GS} - V_T \quad \checkmark$$

- $V_G = 2V$
- $V_D = 2V$
- $V_{GD} = 0 < V_T$
- Ο κόρος ελέγχεται αμέσως!

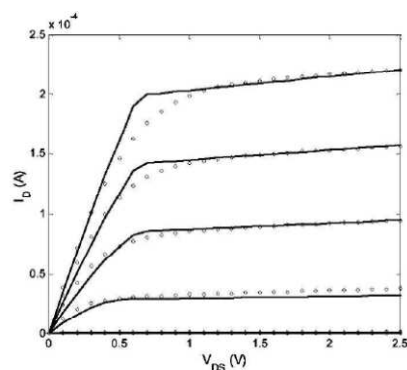
- $k' = 110\mu A/V^2$
- $V_T = 0.4V$
- $\lambda = 0$
- $W = 2.5\mu m$
- $L = 0.25\mu m$

ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 57

Σύγκριση των μοντέλων MOS



- Υπάρχουν αρκετά πιο προηγμένα μοντέλα
- Αυτά είναι κατάλληλα για προσομοίωση με υπολογιστή
- Το εργαλείο προσομοίωσης SPICE είναι το 'παλιό καλό' εργαλείο της βιομηχανίας
- Αξιόπιστο, αλλά χαμηλής ταχύτητας

Συνεχής γραμμή: απλό μοντέλο

Διάστικτη γραμμή: προσομοίωση SPICE

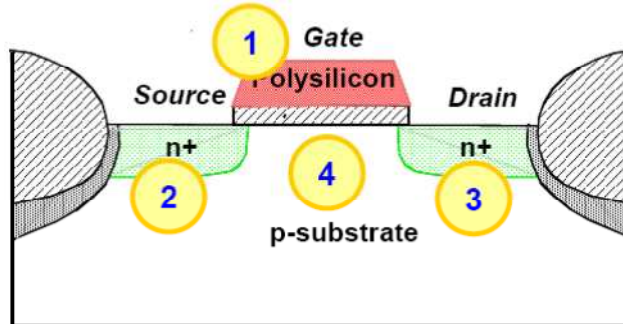
ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 58

Πόλωση Υποστρώματος (Σώματος)

Το MOS σαν μια διάταξη 4-ακροδεκτών



1. Πύλη
2. Πηγή
3. Υποδοχή
4. Υπόστρωμα (Σώμα)

3 ανεξάρτητες τάσεις!

π.χ:

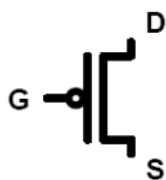
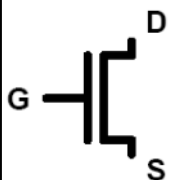
V_{GS} , V_{DS} , V_{SB}

ΤΛ 5017

L7: Μοντέλα MOSFET

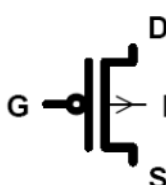
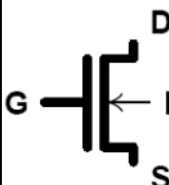
Slide 59

Σύμβολα τρανζίστορ MOS με σώμα



Μοντέλο 3-ακροδεκτών

το σώμα θεωρείται ότι είναι συνδεδεμένο σε μια κατάλληλη πηγή τάσης



μοντέλο 4-ακροδεκτών

B = σώμα (υπόστρωμα)

NMOS

PMOS

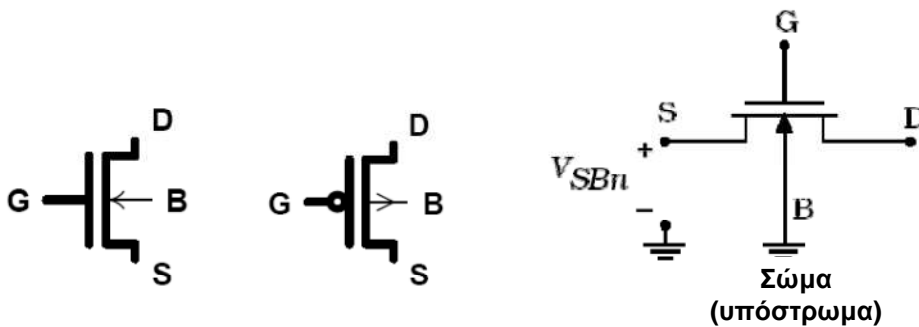
ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 60

Μοντελοποίηση MOS 4-ακροδεκτών

- τα ρεύματα καθορίζονται και από τις τρεις τάσεις V_{GS} , V_{DS} , V_{SB}
- μπορεί ναδειχθεί ότι η επίδραση της τάσης V_{SB} μπορεί να περιληφθεί στην τάση κατωφλίου V_T



ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 61

Το πρόγραμμα SPICE

- **S**imulation **P**rogram with **I**ntegrated **C**ircuit **E**mphasis
 - Αναπτύχθηκε στα 1970's στο Berkeley
 - Διαθέσιμο σε αρκετές εμπορικές εκδόσεις
 - HSPICE, PSPICE,

ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 62

Μοντέλα SPICE

- ❑ **Level 1:** η μοντελοποίηση με το επίπεδο 1 είναι η πιο απλή και μπορεί να συσχετιστεί με υπολογισμούς με το χέρι, αλλά είναι αυτή με τη μικρότερη ακρίβεια
- ❑ **Level 2 και 3:** τα μοντέλα είναι πιο σωστά από το επίπεδο 1
- ❑ **BSIM:** παρέχει μεγαλύτερη ακρίβεια από τις τρεις παραπάνω ομάδες μοντέλων

Berkeley Short-Channel IGFET Model

IGFET: Insulated-Gate FET, άλλο όνομα για το MOSFET

ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 63

Προσομοίωση MOSFET στο Microwind

- ❑ Το Microwind έχει ένα ολοκληρωμένο πρόγραμμα SPICE το οποίο επιτρέπει την προσομοίωση των ηλεκτρικών κυκλωμάτων που σχεδιάζονται με το συντάκτη φυσικού σχεδίου
- ❑ Το πρόγραμμα προσομοίωσης περιέχει τρία μοντέλα MOSFET: **Level 1**, **Level 3**, και **BSIM4**
- ❑ Οι εξισώσεις των μοντέλων έχουν απλοποιηθεί κάπως, με περιορισμό του αριθμού των εισαγομένων παραμέτρων ώστε να μπορούν να ενσωματωθούν δεδομένα από ένα ευρύ φάσμα διαδικασιών κατασκευής.
- ❑ Το περιβάλλον του προγράμματος Microwind επιτρέπει στο χρήστη να επιλέγει το επίπεδο προσομοίωσης, να επιθεωρεί τα αποτελέσματα, και να αλλάζει το επίπεδο αν το επιθυμεί.
- ❑ **Εδώ, το πρόγραμμα προσομοίωσης θα χρησιμοποιηθεί για τη μελέτη των χαρακτηριστικών του MOSFET από τη σκοπιά των εργαλείων CAD**

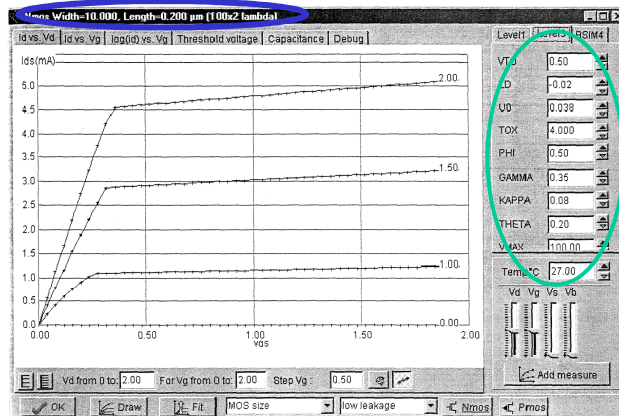
ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 64

Στατικές χαρακτηριστικές MOSFET

- ❑ Μπορούμε να δούμε τις χαρακτηριστικές DC του τρανζίστορ MOSFET πατώντας το κουμπί.
- ❑ Αυτή η διαδικασία απεικονίζει στην οθόνη την οικογένεια των καμπύλων nMOS I_D-V_{DS} .



Προεπιλεγμένο μοντέλο: Level 3

Παράμετροι μοντέλου

$$(W/L) = (10/0.2) = 50$$

cmos018.rul technology file

TL 5017

L7: Μοντέλα MOSFET

Slide 65

Προσομοίωση διαφορετικών διατάξεων

- ❑ Η οθόνη έχει διάφορα χαρακτηριστικά τα οποία επιτρέπουν την προσομοίωση διάφορων διατάξεων
- ❑ Οι τιμές των παραμέτρων SPICE μπορούν να αυξηθούν ή να ελαττωθούν χρησιμοποιώντας τα κόκκινα (πάνω) και πράσινα (κάτω) βέλη δίπλα από κάθε τιμή.
- ❑ Ο λόγος των διαστάσεων (W/L) μπορεί να αλλάξει σε άλλη συνήθη τιμή χρησιμοποιώντας τη ρύθμιση **MOS size** που βρίσκεται στο κέντρο του κάτω μέρους της οθόνης
- ❑ Μπορείτε να αλλάξετε τις τιμές των τάσεων V_{DS} , V_{GS} , και το μέγεθος του βήματος, ΔV_{GS} , δακτυλογραφώντας τις τιμές επιλογής στην υποδεικνυόμενη περιοχή

Vd from 0 to:

Vg from 0 to:

Step Vg:

TL 5017

L7: Μοντέλα MOSFET

Slide 66

Προσομοίωση διαφορετικών διατάξεων

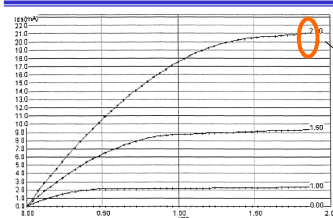
- ❑ Οι «μπάρες ολίσθησης» στο κάτω δεξιό τμήμα της οθόνης επιτρέπουν τη δημιουργία καμπύλων με οποιονδήποτε συνδυασμό τάσεων. Η ολίσθηση της μπάρας **Vg** πάνω ή κάτω ρυθμίζει την τάση πύλης. Όταν η μπάρα είναι στην επιθυμητή τιμή, η ολίσθηση της μπάρας **Vd** παράγει την επιθυμητή καμπύλη.
- ❑ Το κουμπί **Add measure** δίνει ένα παράθυρο όπου μπορείτε να επιλέξετε πειραματικά δεδομένα από διάφορες μετρημένες διατάξεις.
- ❑ Μπορείτε να επιλέξετε τον τύπο MOSFET: από **low leakage** σε **high speed** ή **high voltage**.
- ❑ Το μικρό κίτρινο κουμπί κάνει διαθέσιμη την κατάσταση μνήμης, και επιτρέπει την αποθήκευση της οθόνης και την τοποθέτηση μιας άλλης πάνω από τις εικονιζόμενες καμπύλες
- ❑ Τέλος, το κουμπί **Pmos** επιτρέπει την απεικόνιση των καμπύλων ενός τρανζίστορ pMOS, οι οποίες μπορούν να επεξεργαστούν με παρόμοιο τρόπο.

TL 5017

L7: Μοντέλο MOSFET

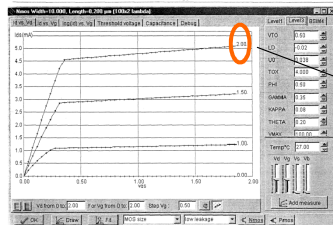
Slide 67

Αλλαγή μοντέλου SPICE



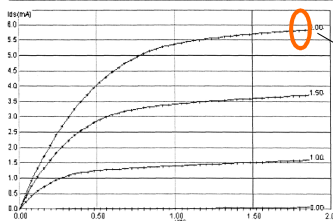
Level 1 SPICE modeling

$I_D = 21 \text{ mA}$, για $V_{DS} = V_{GS} = 2 \text{ V}$.



Level 3 SPICE modeling

$I_D = 5,3 \text{ mA}$, για $V_{DS} = V_{GS} = 2 \text{ V}$.



BSIM4 SPICE modeling

$I_D = 5,8 \text{ mA}$, για $V_{DS} = V_{GS} = 2 \text{ V}$.

cmos018.rul technology file

L7: Μοντέλο MOSFET

Slide 68

TABLE 7.1 Level 1 SPICE MOSFET parameters

Parameter	Symbol	Units	Definition
VTO	V_{T0}	V	Threshold voltage
TOX	t_{ox}	m	Oxide thickness
UO	μ_o	m ² /V-sec	Low-field mobility
PHI	$2 \phi $	V	Surface potential
GAMMA	γ	V ^{1/2}	Body-bias coefficient

TA 5017

L7: Μοντέλα MOSFET

Slide 69

Level 1 MOSFETs (LEVEL = 1)

$$V_{sat} = V_{GS} - V_{Tn}$$

$$V_{DS} \leq V_{sat},$$

$$I_D = \frac{\beta_n}{2} [2(V_{GS} - V_{Tn})V_{DS} - V_{DS}^2] (1 + \lambda V_{DS})$$

$$V_{DS} \geq V_{sat},$$

$$I_D = \frac{\beta_n}{2} (V_{GS} - V_{Tn})^2 (1 + \lambda V_{DS})$$

TA 5017

L7: Μοντέλα MOSFET

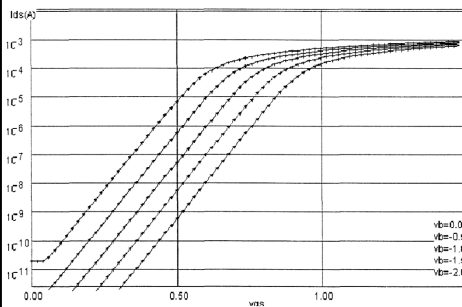
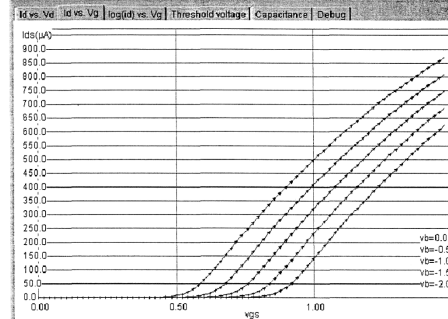
Slide 70

Άλλες στατικές χαρακτηριστικές MOSFET

❑ Προεπιλεγμένη χαρακτηριστική MOSFET: $I_d - V_d$

❑ Πατώντας την ετικέτα I_d vs. V_g

❑ Πατώντας την ετικέτα $\log(I_d)$ vs. V_g

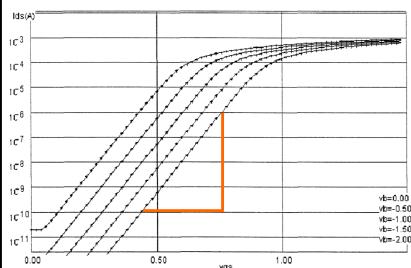


Η λογαριθμική κλίμακα του ρεύματος είναι πιο χρήσιμη για την εκτίμηση των ρευμάτων διαρροής τα οποία ρέουν όταν $V_{GS} < V_{Tn}$. Το ρεύμα αυτό λέγεται ρεύμα υποκατωφλίου (subthreshold current), επειδή η τάση πύλης είναι κάτω από την τάση κατωφλίου. Σημειώστε ότι η τάση κατωφλίου για μηδενική πόλωση σώματος ορίζεται ως $V_{T0} = 0,50$ V.

έλα MOSFET

Slide 71

Ρεύμα υποκατωφλίου



- ❑ Η άνοδος του ρεύματος δεν είναι απότομη, αλλά συνεχής
- ❑ Για την αγωγή υποκατωφλίου ορίζουμε την κλίση υποκατωφλίου S

$$S = \left[\frac{d}{dV_{GS}} \ln(I_D) \right]^{-1}$$

ώστε το ρεύμα υποκατωφλίου να προσεγγίζεται ως:

$$I_{\text{sub}} = I_x \left(\frac{W}{L} \right) \left[1 - e^{- (V_{DS} / V_{th})} \right] e^{- (V_{GS} - V_{Tn}) / S}$$

όπου V_{th} είναι η θερμική τάση και I_x μία σταθερή

Το ρεύμα υποκατωφλίου μεγαλώνει με την τάση σώματος

Οι σύγχρονες διατάξεις επιδεικνύουν επίπεδα ρεύματος διαρροής μερικών nA ανά μm πλάτους καναλιού

IA 3017

L7: MOVING MOSFET

Slide 72

Εξισώσεις Microwind Level 3 και BSIM4

Level 3

Οι εξισώσεις ρεύματος του Microwind για $V_{GS} \geq V_{on}$

$$I_D = K_{\text{eff}} \frac{W}{L_{\text{eff}}} (1 + \kappa V_{DS}) V_{DE} \left[(V_{GS} - V_T) - \frac{1}{2} V_{DE} \right]$$

όπου $V_{on} = 1.2 V_T$ και $V_T = V_{T0} + \gamma (\sqrt{2|\phi| - V_B} - \sqrt{2|\phi|})$

Οι άλλοι παράμετροι είναι

$$V_{DE} = \min(V_{DS}, V_{D\text{sat}})$$

$$L_{\text{eff}} = L - 2L_D$$

$$V_{D\text{sat}} = V_c + V_{\text{sat}} - \sqrt{V_c^2 + V_{\text{sat}}^2}$$

$$K_{\text{eff}} = \frac{k'}{[1 + \theta(V_{GS} - V_T)]}$$

$$V_{\text{sat}} = V_{GS} - V_T$$

Το ρεύμα υποκατωφλίου εκφράζεται ως:

$$I_D = I_D(V_{on}, V_{DS}) e^{(V_{GS} - V_{on})/\phi_{th}}$$

$$V_c = \frac{L_{\text{eff}}}{0.06} v_{\text{max}}$$

L7: Μοντέλα MOSFET

Slide 73

Παράμετροι Level 3

Parameter	Symbol	Units	Definition
VTO	V_{T0}	V	Long-channel threshold voltage
TOX	t_{ox}	m	Oxide thickness
UO	μ_0	$\text{m}^2/\text{V}\cdot\text{sec}$	Low-field mobility
PHI	$2 \phi $	V	Surface potential
GAMMA	γ	$\text{V}^{1/2}$	Body-bias coefficient
KP	k'	A/V^2	Process transconductance
PHI	$2 \phi $	V	Surface potential
KAPPA	κ	V^{-1}	Saturation field factor
LD	L_D	m	Lateral diffusion length
VMAX	v_{max}	m/sec	Maximum drift velocity
NSS	$1/nkT$	V^{-1}	Subthreshold factor
THETA	θ	V^{-1}	Mobility degradation factor

TA 5017

L7: Μοντέλα MOSFET

Slide 74

Εξισώσεις BSIM4

Το Microwind χρησιμοποιεί ένα απλοποιημένο σύνολο εξισώσεων BSIM4 το οποίο επιτρέπει γρήγορες προσομοιώσεις. Η πλήρης περιγραφή BSIM4 χρησιμοποιεί περίπου 200 παραμέτρους, ενώ η υλοποίηση Microwind βασίζεται σε περίπου 20 από τις πιο σημαντικές τιμές. Εδώ παρουσιάζονται οι βασικές εξισώσεις

ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 75

Εξισώσεις BSIM4

Η τάση κατωφλίου στο μοντέλο BSIM εκφράζεται ως

$$V_T = V_{T0} + K_1(\sqrt{2|\phi|} - V_{BS} - \sqrt{2|\phi|}) - K_2 V_{BS} + \Delta V_{T, SCE} + \Delta V_{T, NULD} + \Delta V_{T, DIBL}$$

όπου

$\Delta V_{T, SCE}$: ελάττωση εξαιτίας φαινομένων βραχέως καναλιού (short channel effects)

$\Delta V_{T, NULD}$: λόγω της της πλευρικής ανομοιομορφής νόθευσης

$\Delta V_{T, DIBL}$: αλλαγή της τάσης κατωφλίου εξαιτίας του φαινομένου **Drain-Induced Barrier Lowering (DIBL)**.

Η ενεργή (effective) ευκινησία είναι

$$\mu_{\text{eff}} = \frac{\mu_o}{1 + (u_A + u_C V_{BS, \text{eff}}) \left[\frac{1}{t_{\text{ox}}} V_{GS, \text{eff}} + 2(V_{T0} - V_{FB} - \phi_S) \right]^{EU}},$$

όπου $EU = 5/3$ για nFETs, και $EU = 1$ για pFETs. $L_{\text{eff}} = L - 2L_{\text{int}}$

ΤΛ 5017

L7: Μοντέλα MOSFET

Slide 76

Εξισώσεις BSIM4

Το ρεύμα υπολογίζεται από τη σχέση

$$I_{D0} = \mu_{\text{eff}} \frac{\varepsilon_{\text{ox}} W_{\text{eff}}}{t_{\text{ox}} L_{\text{eff}}} V_{GS, \text{eff}} \left[1 - \frac{A_{\text{bulk}} V_{DS, \text{eff}}}{2 V_{GS, \text{eff}} + 4 V_t} \right] \left[\frac{V_{DS, \text{eff}}}{1 + (V_{DS, \text{eff}} / (v_{\text{sat}} L_{\text{eff}}))} \right]$$

Σε αυτή την έκφραση,

$$L_{\text{eff}} = L - 2L_{\text{int}} \quad \text{και} \quad W_{\text{eff}} = W - 2W_{\text{int}}$$

Είναι το ενεργό μήκος και το ενεργό εύρος καναλιού, αντίστοιχα.

Το απλοποιημένο μοντέλο χρησιμοποιεί L_{jnt} και W_{jnt} ως διορθωτικούς παράγοντες οι οποίοι ορίζονται από το χρήστη.

Η θερμική τάση σημειώνεται ως $V_t = (kT/q)$, και οι ενεργές τάσεις της διάταξης, $V_{GS, \text{eff}}$ και $V_{DS, \text{eff}}$ χρησιμοποιούνται για να παρέχουν ομαλή μετάβαση στις αλλαγές της κατάστασης λειτουργίας.

Το μοντέλο Microwind BSIM4 παρέχει, επίσης εξάρτηση από τη θερμοκρασία και τις χωρητικότητες με το συνηθισμένο τρόπο.

TL 5017

LT. ΜΠΟΥΤΣΑΚΗΣ MOSFET

Slide 77

Παράμετροι BSIM4

Parameter	Symbol	Units	Definition
VTO	V_{T0}	V	Long-channel threshold voltage
VFB	V_{FB}	V	Flatband voltage
TOX	t_{ox}	m	Oxide thickness
K2	K_2	$\text{V}^{1/2}$	2nd-order body-bias factor
DVT0	DV_{T0}	V	1st-order short-channel factor
DVT1	DV_{T1}	V	2nd-order short-channel factor
LPE0	LPE_0		Lateral non-uniform doping parameter
ETA0	E_{TA0}		DIBL coefficient
NFAC	N		Subthreshold turn-on factor
UO	μ_0	$\text{m}^2/\text{V}\cdot\text{sec}$	Low-field mobility
UA	μ_A	m/V	Vertical-field mobility factor
UC	u_C	V^{-1}	Body-bias mobility factor
PSCBE1	P_{SCBE1}	V/m	1st substrate-induced body-bias factor
PSCBE2	P_{SCBE2}	V/m	2nd substrate-induced body-bias factor
VSAT	v_{sat}	m/sec	Saturation velocity
WINT	W_{int}	m	Channel-width offset parameter
LINT	L_{int}	m	Channel-length offset parameter
KT1	K_{T1}	V	Temperature coefficient (V_T)
UTE	u_{TE}		Temperature coefficient (μ_0)
VOFF	V_{off}	V	Subthreshold offset voltage
PCLM	P_{CLM}		Channel-length modulation parameter

TL 5017

LT. ΜΠΟΥΤΣΑΚΗΣ MOSFET

Slide 78