

## Άσκηση

### Transistors επίδραση Πεδίου (JFET)

#### **Εισαγωγή – Σκοπός Πειράματος**

Στην εργαστηριακή αυτή άσκηση θα μελετηθεί το transistor επίδρασης πεδίου (Field Effect Transistors). Πιο συγκεκριμένα με την βοήθεια του breadboard, απλών οργάνων μέτρησης αλλά και του προγράμματος προσομοίωσης ηλεκτρονικών κυκλωμάτων Electronic Workbench θα μελετηθούν οι διάφορες περιοχές λειτουργίας του JFET και θα χαραχθούν οι χαρακτηριστικές καμπύλες λειτουργίας του.

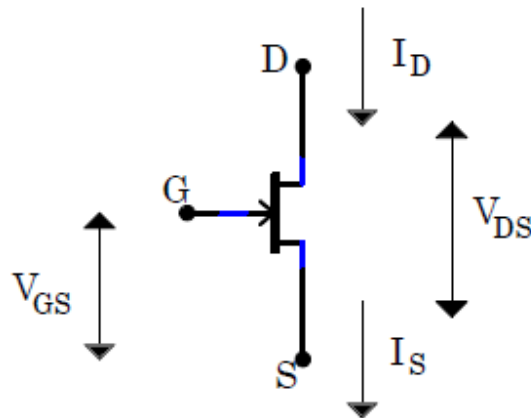
#### **Θεωρητικό μέρος**

Σήμερα υπάρχουν δυο είδη transistors: Τα διπολικά (βλέπε εργαστηριακή άσκηση 5) και τα transistors επίδρασης πεδίου γνωστά ως Field Effect Transistors (FET). Η κύρια διαφορά τους εντοπίζεται στον αριθμό των διαφορετικών φορέων ρεύματος μέσα σε αυτά. Έτσι στα διπολικά transistor, όπως εξάλλου μαρτυρά και η ονομασία τους, η λειτουργία οφείλεται σε 2 είδη φορτίων τα ηλεκτρόνια και τις οπές. Από την άλλη στα FET οι φορείς του ρεύματος είναι μονάχα ηλεκτρόνια (FET n – καναλιού) ή οπές (FET p – καναλιού). **Συμπέρασμα:** Ένα FET είναι μια μονοπολική διάταξη έχει δηλαδή φορείς πλειονότητας και δεν έχει φορείς μειονότητας. Τα FET δεν έχουν να επιδείξουν τις αποδόσεις των διπολικών transistors ως προς την ικανότητα ενίσχυσης ενός σήματος. Όπως επίσης τα FET δεν παρουσιάζουν την γραμμική συμπεριφορά των διπολικών transistor με αποτέλεσμα να παρουσιάζεται υψηλή αρμονική παραμόρφωση στην έξοδο του ενισχυτή. Από την άλλη λόγω του ότι χρησιμοποιούν ένα μόνο φορέα ρεύματος τα κάνει, ιδιαίτερα αυτά του n – καναλιού, πολύ πιο γρήγορες διατάξεις συγκριτικά με τα διπολικά transistor. Για αυτό το λόγο τα JFET προτιμώνται από τα διπολικά transistor σε εφαρμογές διακοπών. Επίσης παρουσιάζουν και άλλα πλεονεκτήματα σε σχέση με τα διπολικά transistor όπως πυκνή και εύκολη δόμηση στα ολοκληρωμένα κυκλώματα, πολύ μικρά ρεύματα πόλωσης, μικρή ευαισθησία στον θόρυβο και επιπλέον λειτουργούν καλύτερα στις υψηλές συχνότητες.

Τα FET χωρίζονται σε δυο κατηγορίες. Η 1<sup>η</sup> κατηγορία είναι αυτή των JFET (Junction Field Effect Transistor) και η 2<sup>η</sup> κατηγορία είναι αυτή των MOSFET (metal –

oxide – semiconductor Field Effect Transistor). Μια και τα MOSFETs καίγονται εύκολα, στο εργαστήριο αυτό θα ασχοληθούμε με την μελέτη μονάχα των JFET.

Τα transistor είναι ενισχυτές σήματος: ένα μικρό σήμα εισόδου χρησιμοποιείται για να ελέγξει ένα μεγαλύτερο σήμα. Ένα τυπικό transistor χαρακτηρίζεται από τρεις ακροδέκτες. Στην περίπτωση των JFETs μια εφαρμοζόμενη τάση σε έναν από τους τρεις ακροδέκτες (ακροδέκτης **πύλης (Gate)**) ελέγχει το ρεύμα που διαπερνά ανάμεσα από τους άλλους 2 ακροδέκτες, αυτούς της **πηγής (Source)** και του **απαγωγού (Drain)**. Συνήθως η τάση στον ακροδέκτη της πύλης λαμβάνεται με σημείο αναφοράς την τάση στον ακροδέκτη της πηγής. Το βασικό διάγραμμα ενός JFET άλλα και οι τάσεις και τα ρεύματα που το διαρρέουν απεικονίζονται στο σχήμα 1.

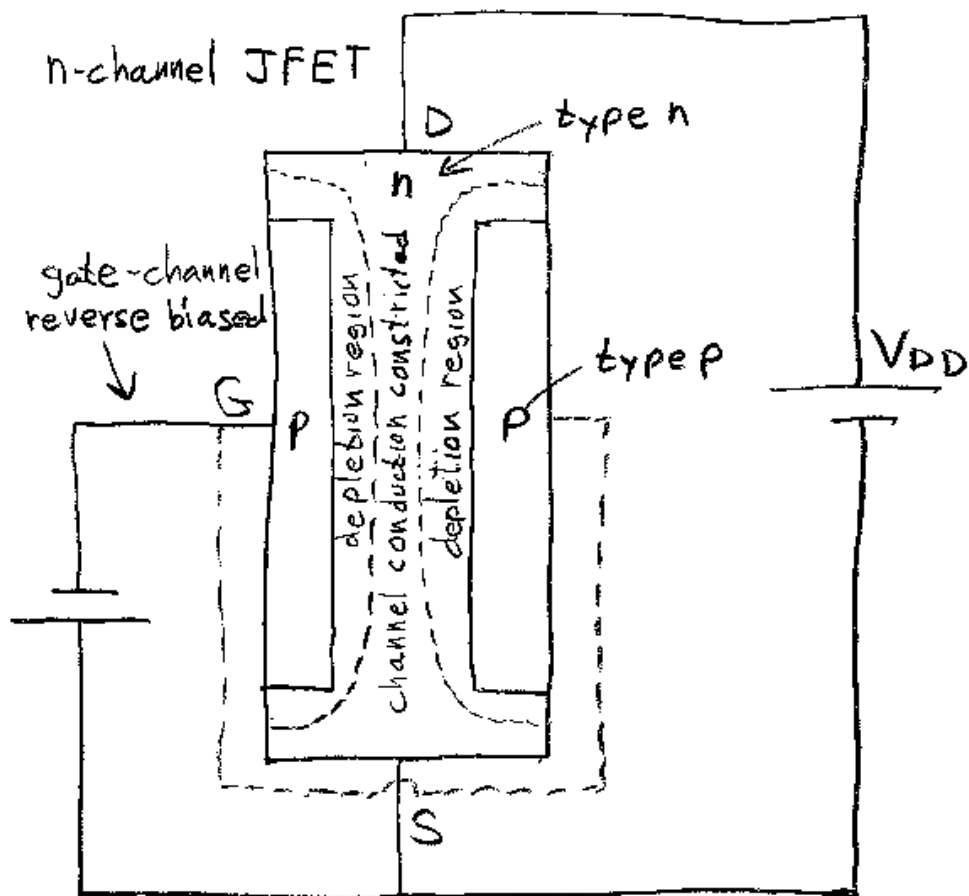


**Σχήμα 1:** Οι τρεις ακροδέκτες ενός JFET (n – τύπου) και τα ρεύματα (συμβατική φορά) που το διαρρέουν (<http://socrates.berkeley.edu>)

Όπως είναι ήδη γνωστό τα ρεύματα και οι τάσεις συμβολίζονται ως προς έναν από τους ακροδέκτες. Έτσι για παράδειγμα η τάση  $V_{DS}$  συμβολίζει την τάση του απαγωγού ως προς την πηγή. Επίσης το  $I_D$  συμβολίζει το ρεύμα που διαρρέει τον απαγωγό. Υπό κανονικές συνθήκες το ρεύμα που διαρρέει την πύλη δηλαδή το  $I_G$  είναι **σχεδόν μηδέν**. Άρα ισχύει  $I_S \simeq I_D$ .

Όπως και το διπολικό transistor έτσι και το JFET για να λειτουργήσει θα πρέπει **οι ακροδέκτες του να πολωθούν με συγκεκριμένο τρόπο**. Ποιος είναι αυτός ο τρόπος εξαρτάται από την κατασκευαστική δομή του JFET. Υπάρχουν δυο είδη JFET: α) του n καναλιού και β) του p καναλιού. Το είδος του καναλιού μας πληροφορεί και το είδος του

φορέα που οφείλει την λειτουργία του το JFET. Η δομή ενός JFET n καναλιού απεικονίζεται στο σχήμα 2. Στην περίπτωση αυτή ο σωστός τρόπος πόλωσης είναι αυτός που απεικονίζεται στο σχήμα 2. Γενικότερα ισχύουν οι παρακάτω κανόνες : α) Η επαφή Πύλης – Πηγής θα πρέπει να πολωθεί ανάστροφα και β) Ο ακροδέκτης του απαγωγού θα πρέπει να είναι σε υψηλότερο δυναμικό από αυτό της πηγής στην περίπτωση JFET n – καναλιού. Στην περίπτωση του JFET p – καναλιού όλα τα ρεύματα και οι τάσεις είναι ανεστραμμένα ως προς αυτά στο JFET n – καναλιού.

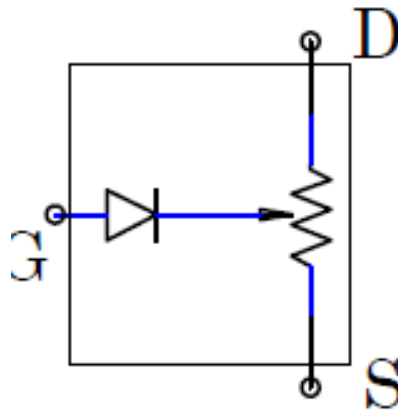


Σχήμα 2: Κατασκευαστική δομή ενός JFET και ο σωστός τρόπος πόλωσης των ακροδεκτών του ([http://www.kennethkuhn.com/students/ee351/jfet\\_basics.pdf](http://www.kennethkuhn.com/students/ee351/jfet_basics.pdf))

Η τάση  $V_{DD}$  (βλέπε σχήμα 2) υποχρεώνει τα ελεύθερα ηλεκτρόνια του καναλιού (στην περίπτωση του n – JFET) να κινούνται από την πηγή στον απαγωγό.

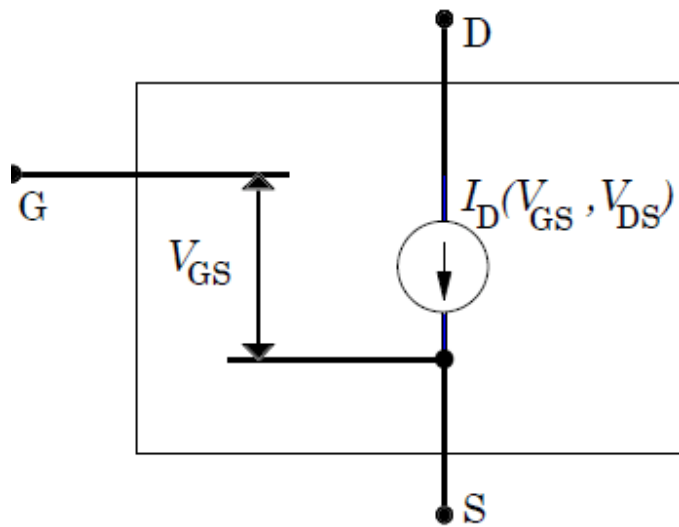
Ο όρος επίδραση πεδίου στην ονομασία των JFET σχετίζεται με τα στρώματα απογύμνωσης γύρω από κάθε περιοχή p. Τα στρώματα απογύμνωσης υπάρχουν επειδή τα ελεύθερα ηλεκτρόνια του καναλιού διαχέονται προς τις περιοχές p. Η ανασύζευξη των ελεύθερων ηλεκτρονίων και των οπών δημιουργεί τα στρώματα απογύμνωσης, που παριστάνουν οι σκιασμένες περιοχές (βλέπε σχήμα 2).

Όπως μπορεί να παρατηρηθεί από το σχήμα 2 οι ακροδέκτες της πύλης και της πηγής σχηματίζουν μια επαφή pn δηλαδή μια diόδο. Έτσι η αρχή λειτουργίας του JFET μπορεί να προσομοιωθεί από τα μοντέλα του σχήματος 3 και 4.



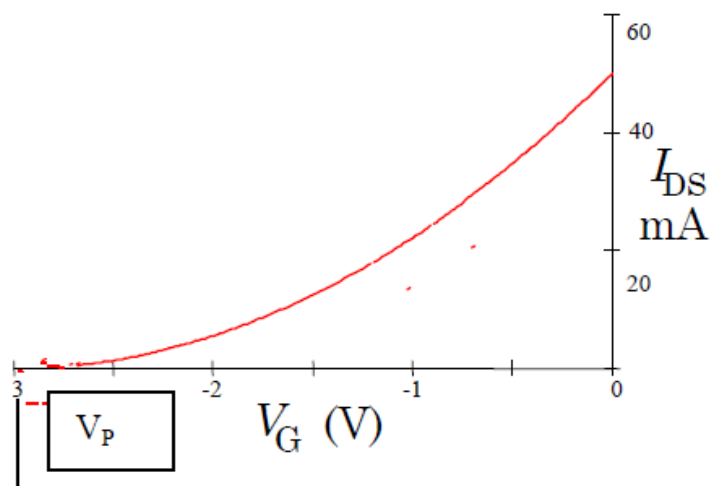
*Σχήμα 3: Μοντέλα λειτουργίας JFET: Το μοντέλο της diόδου*  
(<http://socrates.berkeley.edu>)

Σύμφωνα με το απλό μοντέλο του σχήματος 3 η αντίσταση εξαρτάται από την πόλωση της πύλης. Από την στιγμή που η diόδος είναι ανάστροφα πολωμένη το ρεύμα της πύλης είναι μηδαμινό και έτσι  $I_S \simeq I_D$ . Λόγω του μηδενικού ρεύματος πύλης το JFET θεωρείται ότι έχει άπειρη αντίσταση εισόδου (της τάξης των εκατοντάδων megohms). Η άπειρη αντίσταση εισόδου αποτελεί το μεγάλο πλεονέκτημα των JFET έναντι των διπολικών transistor σε εφαρμογές οι οποίες απαιτούν υψηλή αντίσταση εισόδου. Στο μοντέλο λειτουργίας του σχήματος 4 ο ροοστάτης του σχήματος 3 αντικαθίσταται από μια πηγή ρεύματος της οποίας το ρεύμα εξαρτάται από τις τάσεις  $V_{GS}$  και  $V_{DS}$ .



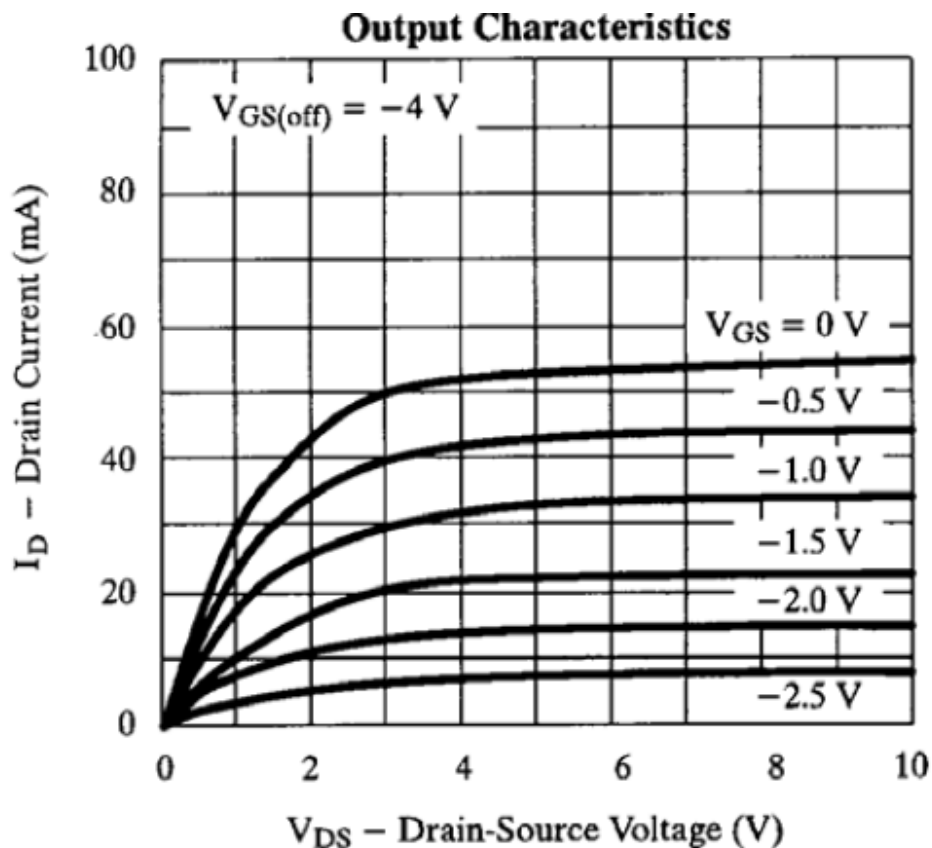
Σχήμα 4: Μοντέλο: Εξαρτώμενη πηγή ρεύματος από τάση  
<http://socrates.berkeley.edu>

Ισχύει ότι το ρεύμα του απαγωγού γίνεται μέγιστο (~ 50 mA) όταν η διαφορά δυναμικού μεταξύ πύλης και πηγής είναι ίση με μηδέν. Όσο πιο αρνητική είναι η τάση της πύλης  $V_{GS}$  (θεωρώντας συνήθως ότι η πηγή είναι γειωμένη) το ρεύμα του απαγωγού μειώνεται όπως απεικονίζεται στην **χαρακτηριστική μεταφοράς του σχήματος 5**, η οποία είναι γνωστή ως **καμπύλη διαγωγιμότητας**.



Σχήμα 5: Χαρακτηριστική μεταφοράς JFET  
<http://socrates.berkeley.edu>

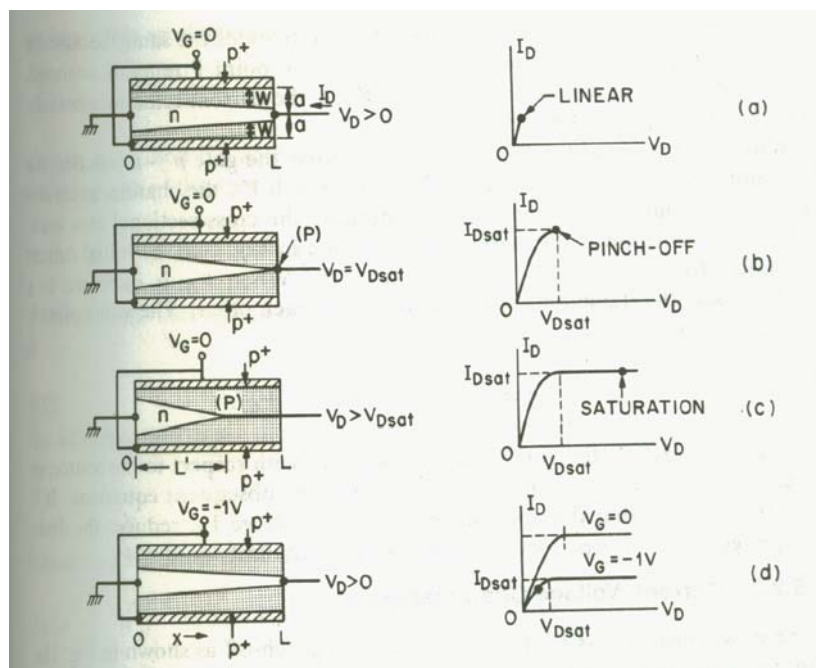
Από χαρακτηριστική μεταφοράς σχήματος 5 παρατηρούμε ότι όταν η τάση  $V_{GS}$  γίνει αρνητικότερη από μια χαρακτηριστική τιμή  $V_P$  γνωστή ως **τάση συμπίεσης ή τάση φραγής** τότε το κανάλι μεταξύ απαγωγού και πηγής δεν διαρρέεται από ρεύμα μια και στην περίπτωση αυτή τα 2 στρώματα απογύμνωσης σχεδόν εφάπτονται μεταξύ τους. Τυπική τιμή τάσης φραγής είναι τα  $-4\text{ V}$ . Καθώς τώρα η τάση  $V_{GS}$  παίρνει τιμές ξεκινώντας από την  $V_P$  προς την τιμή μηδέν, ρεύμα αρχίζει να διαρρέει το κανάλι μεταξύ πηγής και απαγωγού. Από την **χαρακτηριστική εξόδου που απεικονίζεται στο σχήμα 6 συμπεραίνουμε ότι το ρεύμα απαγωγού εξαρτάται και από την τάση μεταξύ απαγωγού και πηγής.**



*Σχήμα 6: Το ρεύμα απαγωγού εξαρτάται επίσης από την τάση μεταξύ απαγωγού και πηγής*  
(<http://socrates.berkeley.edu>)

Προκειμένου να κατανοήσουμε πλήρως τις καμπύλες λειτουργίας των σχημάτων 5 και 6 θα πρέπει να μελετήσουμε τον μηχανισμό με τον οποίο οι τάσεις  $V_{GS}$  και  $V_{DS}$

ελέγχουν το ρεύμα του απαγωγού. Αυτό που ισχύει ότι εάν η πύλη βραχυκυκλωθεί με την πηγή και καθώς η τάση απαγωγού αυξάνει οι περιοχές απογύμνωσης που σχηματίζονται εκατέρωθεν του καναλιού αγωγιμότητας (βλέπε σχήμα 2) μεγαλώνουν και προκαλούν σταδιακό φράξιμο του. Το πλήρες φράξιμο του καναλιού από τις περιοχές απογύμνωσης γίνεται όταν η τάση  $V_{DS}$  πάρει την τιμή  $V_P$ , δηλαδή  $V_{DS(off)} = -V_P$  (τάση αποκοπής πύλης - πηγής). Αυτό έχει σαν αποτέλεσμα το ρεύμα απαγωγού να λάβει μια σταθερή τιμή ίση με το  $I_{DSAT}$  ( $= I_{DSS}$  στην περίπτωση που  $V_{GS} = 0$  Volts) (βλέπε σχήμα 6). Η ποσότητα  $I_{DSS}$  είναι μια πολύ σημαντική ποσότητα μια και μας πληροφορεί ποιο είναι το μέγιστο ρεύμα που μπορεί να μας παρέχει το JFET. Τώρα αν η τάση  $V_{GS}$  αρχίζει ταυτόχρονα να γίνεται αρνητικότερη τότε θα συνεισφέρει και αυτή (μαζί με την αύξηση της  $V_{DS}$ ) στην διαπλάτυνση της περιοχής απογύμνωσης με αποτέλεσμα το φράξιμο δηλαδή η σταθεροποίηση του ρεύματος του καναλιού να γίνει πιο γρήγορα (βλέπε σχήμα 6). Η συμπεριφορά αυτή του JFET για την περίπτωση που η πύλη είναι γειωμένη με την πηγή απεικονίζεται στο σχήμα 7.



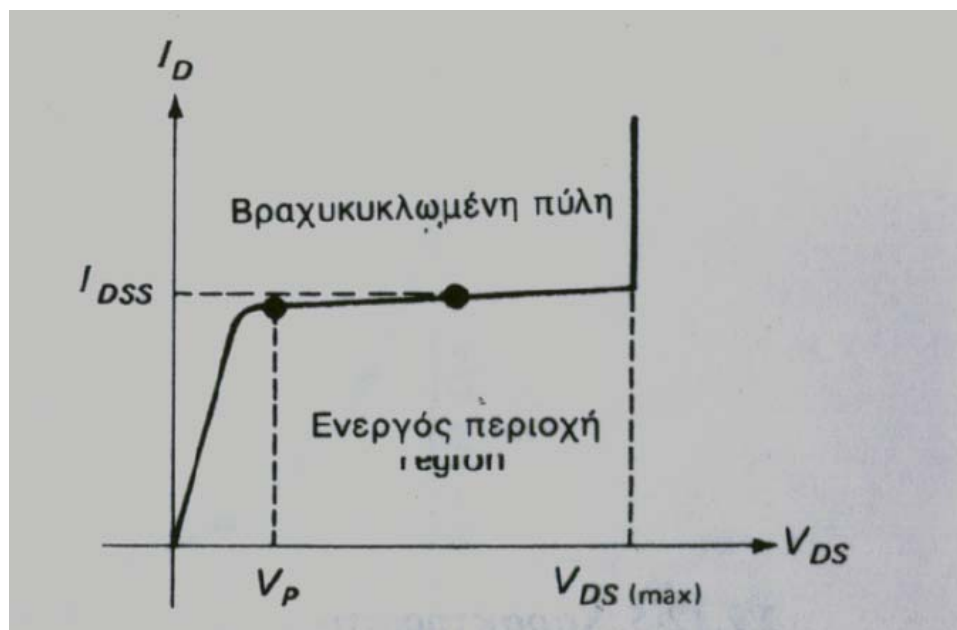
**Σχήμα 7:** Μεταβολές του εύρους του καναλιού αγωγιμότητας με την αύξηση της τάσης στα άκρα του απαγωγού. Ο ακροδέκτης της πύλης είναι γειωμένος. Στην δεξιά στήλη απεικονίζεται η μεταβολή του ρεύματος του απαγωγέα με την αύξηση της τάσης του. Τέλος στο διάγραμμα (d) απεικονίζεται η επίδραση της τάσης πύλης στο ρεύμα απαγωγού. (Semiconductor Devices by S.M. Sze).

Η καμπύλη διαγωγιμότητας (σχήμα 5) περιγράφεται από την παρακάτω σχέση:

$$I_D = I_{DSS} \left( 1 - \frac{V_{GS}}{V_{GS(off)}} \right)^2 \quad (1)$$

Λόγω της μορφής της σχέσεως (1) το JFET χαρακτηρίζεται ως διάταξη τετραγωνικού νόμου.

Η λειτουργία ενός JFET μπορεί να χωριστεί σε **τρεις περιοχές λειτουργίας**: (α) στην ωμική περιοχή ( $V_{DS} < V_P$ ), (β) στην γραμμική περιοχή (ενεργός περιοχή) ( $V_P < V_{DS} < V_{DSmax}$ ) και τέλος (γ) στην περιοχή κατάρρευσης ( $V_{DS} > V_{DSmax}$ ). **Οι τρεις αυτές περιοχές λειτουργίας ορίζονται όπως θα δούμε παρακάτω από την τιμή της τάσης στα άκρα του απαγωγού σχετικά με την τάση φραγμού  $V_P$  και την τάση κατάρρευσης  $V_{DSmax}$ .**



Σχήμα 8: Οι τρεις περιοχές λειτουργίας ενός JFET (Βασική Ηλεκτρονική, Malvino 4η έκδοση)

**Ωμική περιοχή:** Η κατακόρυφη περιοχή λειτουργίας (βλέπε σχήμα 8) ονομάζεται ωμική περιοχή λειτουργίας. Η τάση στα άκρα του καναλιού αγωγιμότητας είναι

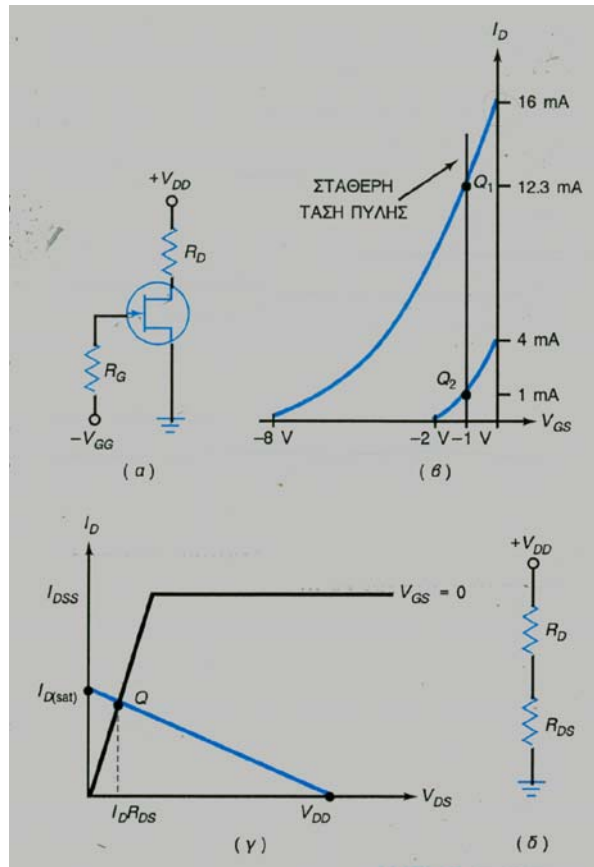
μικρότερη από την τάση φραγής  $V_P$ . Στη περιοχή αυτή το JFET συμπεριφέρεται ως ωμική αντίσταση με τιμή περίπου ίση με,  $R_{DS} = \frac{V_P}{I_{DSS}}$  (2).

**Ενεργός περιοχή:** Αυτή η περιοχή λειτουργίας βρίσκεται μέσα στα εξής όρια τάσεων:  $V_P \leq V_{DS} \leq V_{DS(max)}$ . Στην περιοχή αυτή λειτουργίας το JFET ενεργεί ως πηγή ρεύματος.

**Περιοχή κατάρρευσης:** Όταν  $V_{DS} > V_{DS(sat)}$ .

Παρατηρούμε ότι οι τάσεις φραγής και αποκοπής πύλης – πηγής λαμβάνουν την ίδια τιμή. Αυτό δεν μας εκπλήσσει μια και στο σημείο αυτό τα στρώματα απογύμνωσης εφάπτονται μεταξύ τους. Επομένως:  $V_{GS(off)} = -V_P$

Το JFET μπορεί να πολωθεί στην περιοχή λειτουργίας που επιλέγετε. Προκειμένου να **πολωθεί στην ωμική περιοχή ή την ενεργό περιοχή** μπορεί να χρησιμοποιηθεί η διάταξη πόλωσης της πύλης. Η πειραματική αυτή διάταξη και οι καμπύλες λειτουργίας της απεικονίζονται στο σχήμα 9. Από το σχήμα 9(β) αυτό που παρατηρούμε είναι ότι οι παράμετροι του JFET μπορούν να μεταβάλλονται ανάμεσα στις ελάχιστες και μέγιστες τιμές τους και να μετατοπίζουν έτσι το σημείο λειτουργίας Q. Μεγάλο μειονέκτημα της διάταξης αυτής είναι το σημείο λειτουργίας Q είναι πολύ ασταθές (μπορεί να βρίσκεται ανάμεσα σε  $Q_2$  και το  $Q_1$ ).



**Σχήμα 9:** (α) Κύκλωμα πόλωσης πύλης στην ενεργό περιοχή, (β) πόλωση στην ενεργό περιοχή, (γ) πόλωση στην ωμική περιοχή και (δ) ισοδύναμο κύκλωμα (Βασική Ηλεκτρονική Malvino 6<sup>η</sup> έκδοση)

Από 9(α) είναι φανερό ότι:  $V_D = V_{DD} - I_D R_D$  (3).

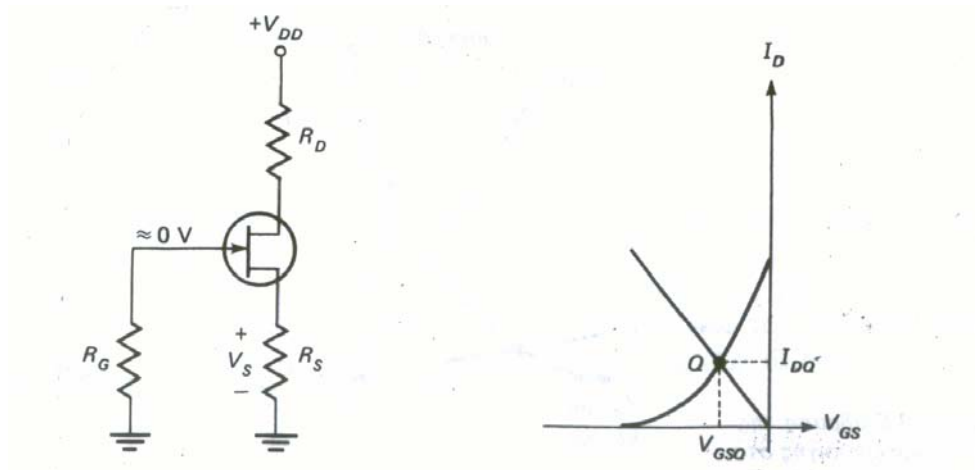
Επίσης από σχήμα 9(γ) και σχέση (3) μπορούμε να εξάγουμε ότι το πάνω άκρο της dc γραμμής φορτίου τέμνει τον άξονα του ρεύματος απαγωγής στο σημείο  $I_{D(sat)} = \frac{V_{DD}}{R_D}$ .

Επομένως η ωμική περιοχή λειτουργίας ορίζεται πλήρως από τις παρακάτω συνθήκες:

$$I_{D(sat)} = \frac{V_{DD}}{R_D} \ \& \ I_{D(sat)} \ll I_{DSS} \quad (4)$$

Προσοχή: Όπως τονίστηκε προηγουμένως λόγω της μεγάλης εξάπλωσης των τιμών των παραμέτρων ενός JFET, η διάταξη πόλωσης της πύλης αποφεύγεται λόγω της αστάθειας που παρουσιάζει.

Η διάταξη του σχήματος 10 είναι μια εναλλακτική διάταξη πόλωσης ενός JFET .



**Σχήμα 10:** (α) Κύκλωμα αυτοπόλωσης και (β) η γραμμή λειτουργίας  
(Βασική Ηλεκτρονική Malvino 6<sup>η</sup> έκδοση)

Η παραπάνω διάταξη εκμεταλλεύεται την πτώση τάσης στα άκρα της αντίστασης  $R_S$  προκειμένου να δημιουργηθεί η απαιτούμενη ανάστροφη πόλωση μεταξύ πύλης – πηγής. Η διάταξη αυτή επιτρέπει την σταθεροποίηση του ρεύματος που διαρρέει τον απαγωγέα ως προς τις μεταβολές της θερμοκρασίας. Αν για παράδειγμα το ρεύμα του απαγωγέα αυξηθεί τότε μεγαλώνει η πτώση τάσης στα άκρα της  $R_S$  και έτσι αυξάνει η ανάστροφη πόλωση ανάμεσα στην πύλη και την πηγή. Αυτή η αύξηση με την σειρά της μειώνει το εύρος του καναλιού και έτσι μειώνει και πάλι το ρεύμα του απαγωγέα.

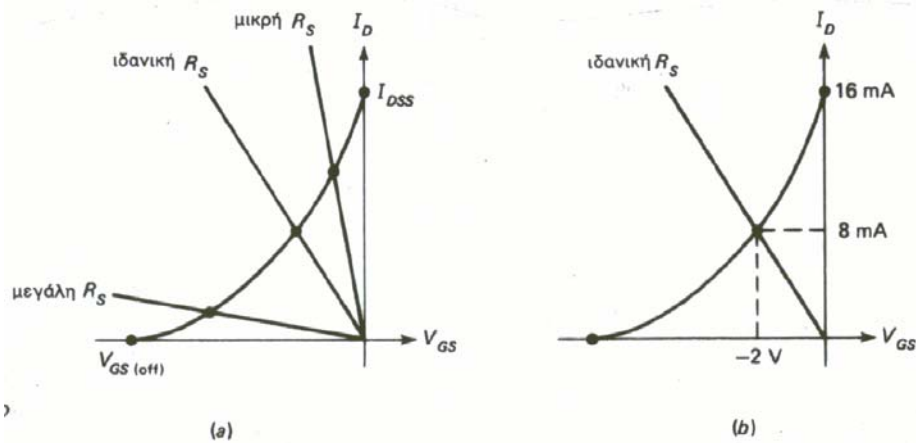
Λόγω της αναστροφής πόλωσης της διόδου πύλης – πηγής το ρεύμα που διαρρέει την πύλη είναι σχεδόν μηδέν και επομένως η τάση της πύλης είναι μηδέν επίσης,  $V_G = 0 V$ .

Από κύκλωμα πόλωσης 10(α) και εφαρμόζοντας τον νόμο του Ohm έχουμε ότι:

$$V_S = I_S R_S \stackrel{I_D \approx I_S}{=} I_D R_S \Rightarrow V_{GS} = -I_D R_S \quad (5)$$

Από την (5) είναι φανερό ότι όσο λιγότερο ανάστροφη είναι η διαφορά δυναμικού μεταξύ της πηγής και της πύλης τόσο μεγαλύτερο είναι το ρεύμα του απαγωγέα. Η γραφική παράσταση της (5) απεικονίζεται στο σχήμα 10(β) ως ευθεία γραμμή με κλίση ίση με την αντίσταση  $R_S$ . Το σημείο λειτουργίας Q του transistor βρίσκεται στο σημείο τομής της ευθείας με την χαρακτηριστική διαγωγιμότητας. Οι συντεταγμένες του σημείου λειτουργίας Q είναι  $(I_{DQ}, V_{GSQ})$  και υπολογίζονται μέσω της (5).

Στο σχήμα 11 επιδεικνύεται η επίδραση της αντίστασης  $R_S$  στον καθορισμό του σημείου λειτουργίας. Έτσι αν η  $R_S$  είναι πολύ μικρή το ρεύμα του απαγωγέα βρίσκεται κοντά στον κόρο ( $I_{DSS}$  – βλέπε σχήμα 8). Από την άλλη όταν η  $R_S$  έχει μεγάλη τιμή τότε το ρεύμα του απαγωγέα είναι πολύ μικρό. Η ιδανική τιμή της  $R_S$  είναι αυτή που το ρεύμα του απαγωγέα βρίσκεται μεταξύ του μηδέν και του ρεύματος κόρου  $I_{DSS}$ .

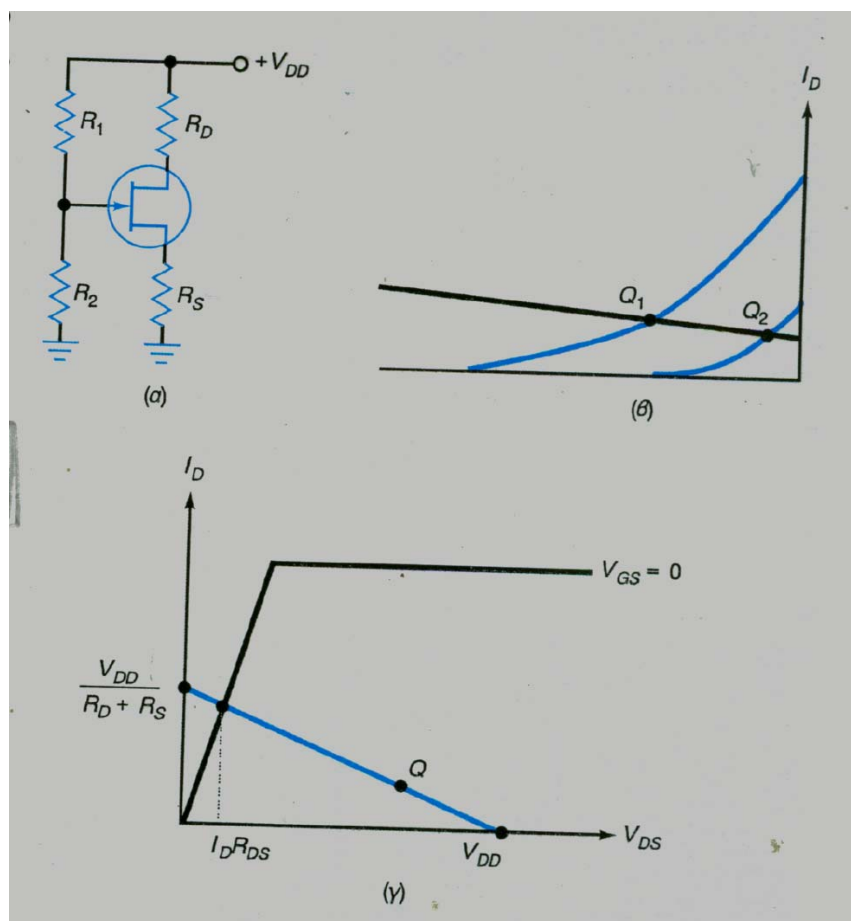


**Σχήμα 11:** (α) Επίδραση της  $R_S$  στον καθορισμό του σημείου λειτουργίας και (β) ιδανική τιμή της  $R_S$   
(Βασική Ηλεκτρονική 4<sup>η</sup> έκδοση, Malvino)

Η εύρεση της ιδανικής τιμής αντίστασης πηγής μπορεί να βρεθεί είτε (α) με χρήση του φυλλαδίου προδιαγραφών του JFET (βλέπε παράδειγμα φυλλαδίου προδιαγραφών στο τέλος της εργαστηριακής αυτής άσκησης) είτε (β) χρησιμοποιώντας τις τιμές της τάσης αποκλεισμού πύλης – πηγής  $V_{GS-off}$  και του ρεύματος κόρου  $I_{DSS}$ . Έτσι αν για παράδειγμα η τάση αποκλεισμού πύλης – πηγής είναι  $V_{GS-off}$  και το ρεύμα κόρου είναι  $I_{DSS}$  τότε η ιδανική αντίσταση πηγής είναι

$$R_s = \frac{-V_{GS-off}}{I_{DSS}} \quad (6)$$

Προκειμένου να πολώσουμε ένα JFET στην ενεργό περιοχή χρησιμοποιούμε διατάξεις πόλωσης παρόμοιες με αυτές που χρησιμοποιήθηκαν στα διπολικά transistor. Μια από τις καλύτερες διατάξεις πόλωσης είναι αυτή του διαιρέτη τάσης (βλέπε σχήμα 12).



**Σχήμα 12:** Πόλωση στην ενεργό περιοχή με διάταξη διαιρέτη τάσης  
(Βασική Ηλεκτρονική Malvino 6<sup>η</sup> έκδοση)

Είναι φανερό ότι ισχύει:

$$V_s = V_G - V_{GS} \quad (7)$$

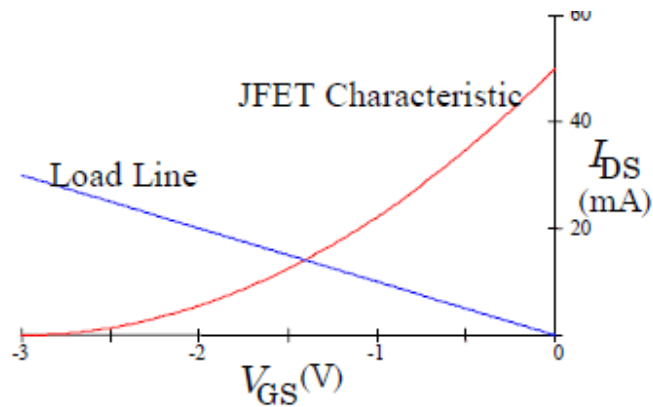
Από την (7) μια και η τάση  $V_{GS}$  είναι αρνητική αυτό σημαίνει ότι η τάση της πηγής είναι πάντα πιο μεγάλη από την τάση της πύλης. Από κύκλωμα σχήματος 12(α) και νόμο του Ohm έχουμε:

$$I_D = \frac{V_G - V_{GS}}{R_s} \stackrel{V_G \gg V_{GS}}{\simeq} \frac{V_G}{R_s} \quad (8)$$

Όπου η τάση  $V_G$  υπολογίζετε από τον διαιρέτη τάσης του κυκλώματος πόλωσης και είναι ίση με:

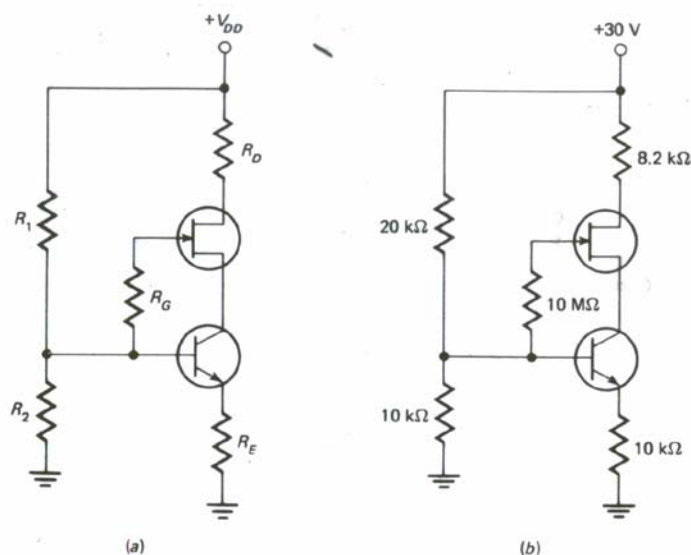
$$V_G = \frac{R_2}{R_1 + R_2} V_{DD} \quad (9)$$

Η γραφική παράσταση της (8) μας δίνει επίσης την γραμμή λειτουργίας του JFET ( βλέπε σχήμα 13). Από την (8) καταλαβαίνει κανείς το ρεύμα του απαγωγού είναι σταθερό για κάθε JFET. Αυτό συμβαίνει γιατί η  $V_G$  καθορίζεται από τις αντιστάσεις του διαιρέτη τάσης (βλέπε εξίσωση (9)), την εφαρμοζόμενη τάση και από την ακρίβεια της τιμής της αντίστασης της πηγής. Στο σχήμα 12(γ) απεικονίζεται που θα πρέπει να βρίσκεται το σημείο λειτουργίας στην περίπτωση της λειτουργίας στην ενεργό περιοχή (η  $V_{DS}$  θα πρέπει να είναι μεγαλύτερη από το γινόμενο  $I_D R_D$  (ωμική περιοχή) και μικρότερο της τάσης αποκοπής  $V_{DD}$  ).



**Σχήμα 13:** Γραμμή λειτουργίας JFET  
(<http://socrates.berkeley.edu>)

Ο τρόπος πόλωσης με διαιρέτη τάσης εξασφαλίζει ένα σταθερό σημείο λειτουργίας αρκεί να διασφαλιστεί ότι  $V_G \gg V_{GS}$ . Η τελευταία σχέση διασφαλίζει ότι το ρεύμα απαγωγού είναι ανεξάρτητο από τις μεταβολές της τάσης μεταξύ πύλης – πηγής. Πολλές φορές όμως αυτό δεν είναι κατορθωτό ιδιαίτερα στην περίπτωση της χρήσης κοινών τροφοδοτικών και όπου η τάση πύλης – πηγής έχει τιμή ίση με μερικά volts. Δυο διατάξεις που εξασφαλίζουν την πλήρη ανεξαρτησία του ρεύματος απαγωγού από την τάση  $V_{GS}$  απεικονίζονται στο παρακάτω σχήμα:



**Σχήμα 14:** Πόλωση με πηγή ρεύματος

Από ανάλυση του κυκλώματος στο σχήμα 14 και τις βασικές ιδιότητες των transistor και των JFET έχουμε ότι:

$$I_D = \frac{V_B - V_{BE}}{R_E} \quad (10)$$

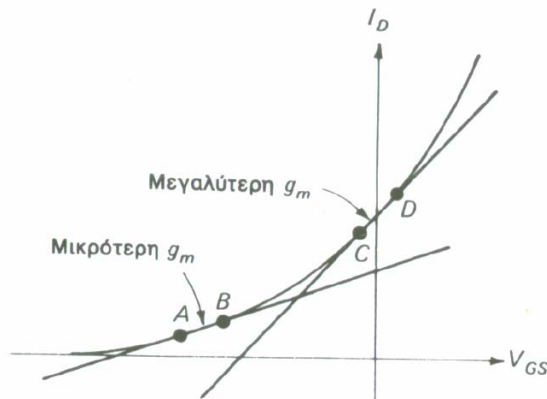
$$V_D = V_{DD} - I_D R_D$$

Το πόσο καλά η τάση πύλης – πηγής ελέγχει το ρεύμα απαγωγέα μας το δείχνει το ac μέγεθος της διαγωγιμότητας  $g_m$ . Η τελευταία ορίζεται από την σχέση (11) ως εξής:

$$g_m = \frac{\Delta i_d}{\Delta v_{gs}} \quad (11)$$

όπου  $\Delta i_d$  είναι η μεταβολή στο ρεύμα του απαγωγέα και  $\Delta v_{gs}$  είναι η μεταβολή στην τάση στην δίοδο πύλης – πηγής. Για τον υπολογισμό της (11) θεωρούμε ότι η τάση μεταξύ απαγωγού – πηγής είναι σταθερή.

Όσο πιο μεγάλη είναι η διαγωγιμότητα τόσο πιο καλά ελέγχει η τάση πύλης – πηγής το ρεύμα που διαπερνά τον απαγωγέα. Το παρακάτω σχήμα μας δείχνει τη σημασία της διαγωγιμότητας απεικονίζοντας την μαζί με την καμπύλη της διαγωγιμότητας. Η διαγωγιμότητα ορίζεται ως ο λόγος μεταβολής του ρεύματος μέσω του απαγωγέα προς τις μεταβολές της τάσης μεταξύ πύλης – πηγής. **Με λίγα λόγια η διαγωγιμότητα  $g_m$  είναι η κλίση της καμπύλης διαγωγιμότητας (βλέπε σχήμα 15).** Διαφορετικές μεταβολές της τάσης πύλης – πηγής δίνουν διαφορετικές μεταβολές του ρεύματος του απαγωγέα και επομένως διαφορετικές τιμές διαγωγιμότητας (οι οποίες απεικονίζονται από τις διαφορετικές κλίσεις που απεικονίζονται στο παρακάτω σχήμα).

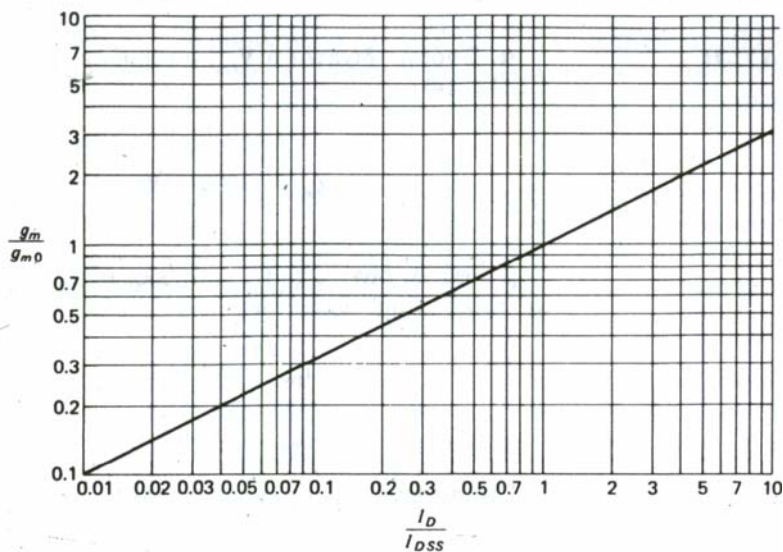


Σχήμα 15: Διαγωγιμότητα  $g_m$  (Βασική Ηλεκτρονική, Malvino 4<sup>η</sup> εκδόση)

Η διαγωγιμότητα  $g_m$  μπορεί να υπολογισθεί είτε μέσω του φυλλαδίου προδιαγραφών (βλέπε σχήμα 16) είτε μέσω των παρακάτω σχέσεων:

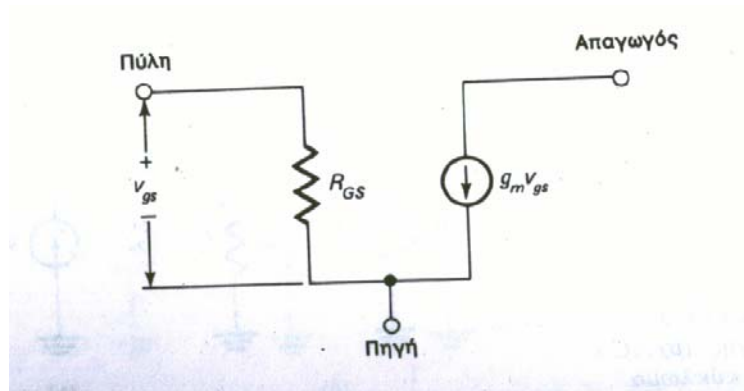
$$g_m = g_{m0} \left[ 1 - \frac{V_{GS}}{V_{GS(off)}} \right] = \frac{2I_{DSS}}{-V_{GS(off)}} \left[ 1 - \frac{V_{GS}}{V_{GS(off)}} \right] \quad (12)$$

όπου  $g_m$  είναι η διαγωγιμότητα σε οποιαδήποτε σημείο Q,  $g_{m0}$  είναι η διαγωγιμότητα για μηδενική τάση στην πύλη.



Σχήμα 16: Μεταβολή της διαγωγιμότητας με το ρεύμα απαγωγή (Βασική Ηλεκτρονική, Malvino 4<sup>η</sup> εκδόση)

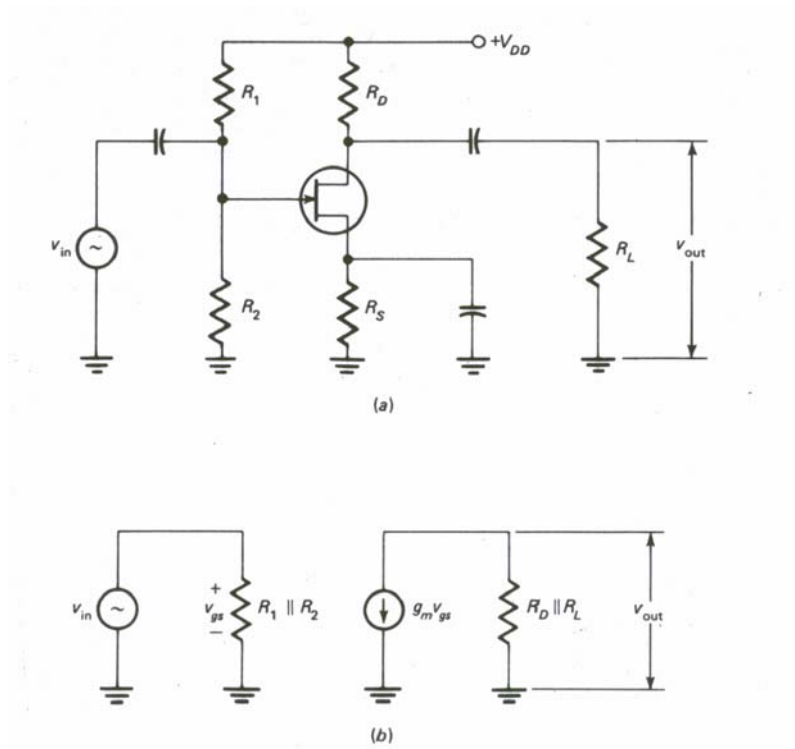
**Το ac ισοδύναμο κύκλωμα του JFET** απεικονίζεται στο σχήμα 17. Το ισοδύναμο αυτό ισχύει για τις χαμηλές συχνότητες και χρησιμοποιείται για την ανίχνευση βλαβών. Στο σχήμα 17 η διόδος πύλης – πηγής αντιπροσωπεύεται με πολύ μεγάλη αντίσταση ενώ ο απαγωγός του JFET με μια πηγή ρεύματος.



**Σχήμα 17:** Ac ισοδύναμο ενός JFET  
(Βασική Ηλεκτρονική, Malvino 4<sup>η</sup> εκδόση)

Τα JFET είναι από τα δομικά στοιχεία ενισχυτών όπως και τα διπολικά transistor. Το μεγάλο πλεονέκτημα που παρουσιάζουν οι ενισχυτές με JFET είναι η μεγάλη αντίσταση εισόδου ενώ το μεγάλο μειονέκτημα τους είναι το χαμηλό κέρδος τάσης που παρουσιάζουν.

Στο σχήμα 18(α) απεικονίζεται ένας ενισχυτής κοινής πηγής και στο σχήμα 18(β) απεικονίζεται το ac ισοδύναμο του. Όταν το ac σήμα τάσης εφαρμοστεί στην πύλη τότε αυτόματα δημιουργεί μια τάση ανάμεσα στην πύλη και την πηγή η οποία με την σειρά προκαλεί ένα ημιτονοειδές ρεύμα απαγωγού. Το τελευταίο διαπερνά την αντίσταση απαγωγού και εμφανίζεται με διαφορά φάσης 180° στην έξοδο ως σήμα τάσης. Η αναστροφή φάσης, όμοια με αυτή που παρατηρήσαμε στον ενισχυτή κοινού εκπομπού, εξηγείται ως εξής: Στην θετική ημιπερίοδο του ρεύματος πύλης η τάση μεταξύ της πύλης – πηγής αυξάνει. Αυτό έχει σαν συνέπεια το ρεύμα του απαγωγού να αυξάνει επίσης άρα να μειώνεται η τάση στα άκρα του αφού υπάρχει μεγαλύτερη πτώση τάσης στα άκρα της αντίστασης του απαγωγού  $R_D$ .



**Σχήμα 18:** (α) Ενισχυτής κοινής πηγής και (β) το ac ισοδύναμο του  
(Βασική Ηλεκτρονική, Malvino 4<sup>η</sup> εκδόση)

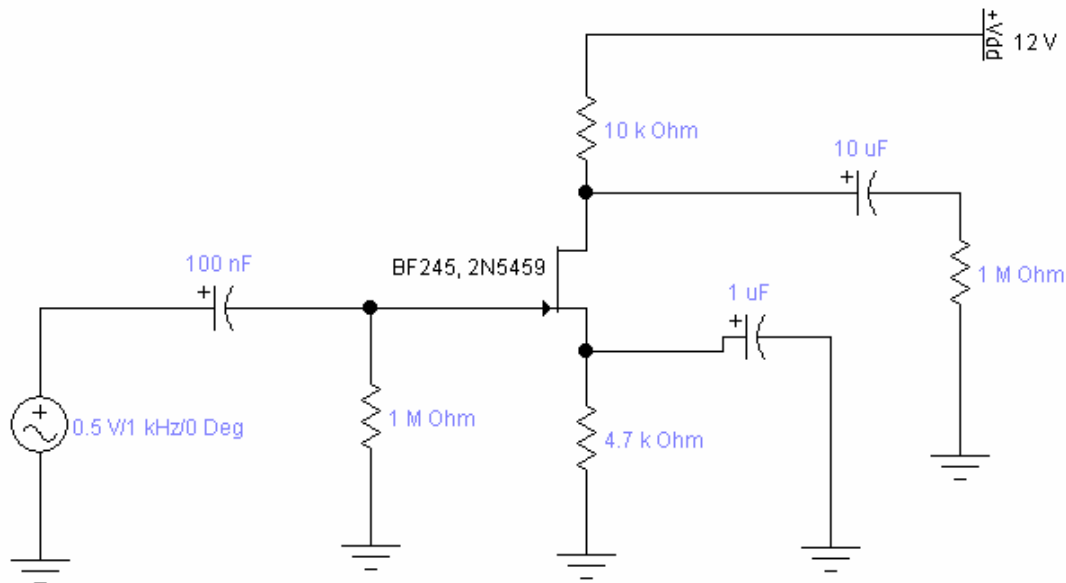
Το κέρδος τάσης του παραπάνω ενισχυτή είναι ίσο με:

$$A_v = \frac{v_{out}}{v_{in}} = g_m r_d = g_m (R_D // R_L) \quad (13)$$

## Πειραματικό Μέρος

### Μέρος I

Πραγματοποιήστε το dc ισοδύναμο κύκλωμα του παρακάτω κυκλώματος:



Σχήμα 1

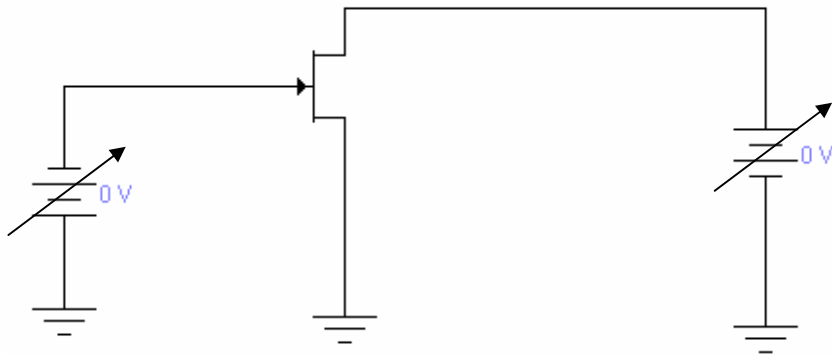
**Υπόδειξη:** Για τα πρώτα δύο ερωτήματα χρησιμοποιήστε το dc ισοδύναμο του παραπάνω κυκλώματος. Σε συνθήκες συνεχούς ρεύματος (dc) οι πυκνωτές λειτουργούν ως ανοικτοί διακόπτες. Γιατί;

- α) Πριν συνδέσετε την γεννήτρια συχνοτήτων και με την πύλη γειωμένη μετρήστε με το πολύμετρο την τάση  $V_{DS}$ , την πτώση τάσης στα άκρα του απαγωγού  $V_D$ , την πτώση τάσης στα άκρα της αντίστασης  $R_S$  (4.7 k $\Omega$ ). Επαληθεύσετε τα αποτελέσματά σας εφαρμόζοντας τον 2<sup>ο</sup> κανόνα του Kirchhoff για τον κλάδο της  $V_{dd}$ . Πόσο είναι το ρεύμα στον απαγωγό  $I_D$ ; Από τις μετρήσεις σας σχεδιάστε την καμπύλη αγωγιμότητας  $I_d$  vs  $V_{DS}$ . Από την καμπύλη αυτή υπολογίστε το ρεύμα φραγής  $I_{DSS}$  και την τάση φραγής. Καθορίστε την ωμική περιοχή λειτουργίας του JFET.

- β) **Επαναλάβετε** τις μετρήσεις του 1<sup>ου</sup> ερωτήματος **μεταβάλλοντας την  $V_{dd}$  από 1 έως 20 Volt**. Η  $V_{dd}$  από το 1 Volt έως τα 4 Volt να μεταβάλλεται με βήμα 0.5 Volt. Από τα 4 Volt και πάνω να μεταβάλλεται με βήμα 1 Volt.
- γ) Συνδέστε την γεννήτρια συχνοτήτων με την πύλη του JFET και με σήμα συχνότητας 1 KHz (δηλαδή υλοποιήστε το κύκλωμα του σχήματος 1). Συνδέστε επίσης τον παλμογράφο στην είσοδο και την έξοδο του ενισχυτή. Ρυθμίστε την τάση του σήματος της γεννήτριας ώστε να πάρετε απαραμόρφωτο σήμα στην έξοδο. **Μετρήστε στην περίπτωση αυτή την τάση εισόδου  $v_i$  και την τάση εξόδου  $v_{out}$  και υπολογίστε το κέρδος του ενισχυτή**. Παρατηρείτε κάποια **διαφορά φάσης μεταξύ των δυο σημάτων**; Αν ναι που οφείλετε; Ποιο είναι το κέρδος τάσης του ενισχυτή αυτού; Πόση είναι η διαγωγιμότητα  $g_m$  (υπολογίζετε μέσω της σχέσης (13)); Στο ερώτημα αυτό η τάση  $V_{dd}$  είναι ίση με 12 Volts.
- δ) Επαναλάβετε την παραπάνω μέτρηση για  $R_L = 10\text{ K}$  και  $R_L = 1\text{ K}$ .
- στ) Για την περίπτωση που  $V_{DD} = 20\text{ V}$  και  $R_L = 1\text{ M}\Omega$ , **υπολογίστε την απολαβή τάσης του ενισχυτή για τις περιπτώσεις που η συχνότητα της γεννήτριας είναι 50 Hz, 100 Hz, 1 KHz, 5 KHz, 10 KHz, 40 KHz, 100 KHz, 300 KHz, 600 KHz, 1 MHz, 1.5 MHz, 2 MHz, 2.5 MHz, 3 MHz, 4 MHz, 5 MHz**. Χαράξτε την καμπύλη  $A_v(f)$  vs συχνότητα.

## Μέρος II

Πραγματοποιήστε το παρακάτω κύκλωμα:



- α) Σχεδιάστε την χαρακτηριστική αγωγιμότητας  $I_D$  vs  $V_{DS}$  με την τάση πύλη – πηγής να είναι σταθερή και ίση με μηδέν. Μεταβάλλετε την  $V_{DS}$  από 0 έως 8 Volt με βήμα 0.5 Volt.
- β) Πόσο είναι το ρεύμα κόρου  $I_{DSS}$ ; Πόση είναι η τάση φραγής  $V_P$ ;
- γ) Επαναλάβετε τα δυο πρώτα ερωτήματα για  $V_{GS} = -0.5\text{ V}, -1\text{ V}, -1.5\text{ V}, -2\text{ V}$
- δ) Σχεδιάστε τα παραπάνω διαγράμματα (Όλα μαζί για  $V_{GS} = 0\text{ V}, -0.5\text{V}, -1\text{V}, -1.5\text{ V}, -2.0\text{ V}$ ).
- στ) Για σταθερή τιμή του  $V_{DS} = 5\text{ V}$  σχεδιάστε την χαρακτηριστική  $I_D$  vs  $V_{GS}$ . Μετρήστε το ρεύμα απαγωγέα  $I_D$  από  $V_{GS} = 0\text{ V}$  έως και  $V_{GS} = -3\text{V}$  με βήμα 0.25 V.
- ζ) Απαντήστε τις παρακάτω ερωτήσεις πολλαπλής επιλογής:

1. **Ένα JFET**

- A. Είναι μια διάταξη ελεγχόμενη από τάση
- B. Είναι μια διάταξη ελεγχόμενη από ρεύμα
- Γ. Έχει μια μικρή αντίσταση εισόδου
- Δ. Έχει ένα πολύ μεγάλο κέρδος τάσης

2. **Ένα μονοπολικό transistor χρησιμοποιεί**

- A. Και ελεύθερα ηλεκτρόνια και οπές
- B. Μόνο ελεύθερα ηλεκτρόνια
- Γ. Μόνο οπές
- Δ. Είτε τα μεν ή τις δε, άλλα όχι και τα δύο

3. **Η σύνθετη αντίσταση εισόδου ενός JFET**

- A. Τείνει στο μηδέν
- B. Τείνει στην μονάδα
- Γ. Τείνει στο άπειρο
- Δ. Είναι αδύνατον να προβλεφθεί

4. **Η πύλη ελέγχει**

- A. Το εύρος του καναλιού
- B. Το ρεύμα απαγωγού
- Γ. Την ανάλογη τάση φραγής
- Δ. Όλα τα παραπάνω

5. **Η διόδος πύλης – πηγής ενός JFET πρέπει να είναι**
- A. Πολωμένη ορθά
  - B. Πολωμένη ανάστροφα
  - Γ. Είτε ορθά είτε ανάστροφα
  - Δ. Τίποτε από τα παραπάνω
6. **Η τάση φραγής έχει το ίδιο μέτρο με την**
- A. Τάση πύλης
  - B. Τάση απαγωγού – πηγής
  - Γ. Τάση πύλης – πηγής
  - Δ. Τάση πύλης – πηγής
7. **Σε σύγκριση με το διπολικό transistor, το JFET έχει πολύ μεγαλύτερο / η**
- A. Κέρδος τάσης
  - B. Αντίσταση εισόδου
  - Γ. Τάση τροφοδοσίας
  - Δ. Ρεύμα
8. **Όταν το ρεύμα κόρου του απαγωγού είναι μικρότερο από το  $I_{DSS}$ , το JFET λειτουργεί σαν**
- A. Διπολικό transistor
  - B. Πηγή ρεύματος
  - Γ. Αντίσταση
  - Δ. Μπαταρία
9. **Η αντίσταση του απαγωγέα  $R_D$  ισούται με το πηλίκο της τάσης φραγής προς το**
- A. Ρεύμα απαγωγέα
  - B. Ρεύμα πύλης
  - Γ. Ιδανικό ρεύμα απαγωγέα
  - Δ. Ρεύμα απαγωγέα όταν  $V_{GS} = 0$  V.
10. **Η διαγωγιμότητα  $g_m$  αυξάνει όταν το ρεύμα του απαγωγέα**
- A. Παραμένει σταθερό
  - B. Αυξάνει
  - Γ. Μειώνεται
  - Δ. Σωστά τα Α και Β

11. ***Η καμπύλη διαγωγιμότητας είναι***
- A. Γραμμική
  - B. Μη γραμμική
  - Γ. Όμοια με την γραφική παράσταση μιας αντίστασης
  - Δ. Τίποτα από τα παραπάνω
12. ***Όταν το JFET βρίσκεται σε κατάσταση αποκοπής, τα στρώματα απογύμνωσης***
- A. Πολύ μακριά
  - B. Είναι πολύ κοντά
  - Γ. Εφάπτονται
  - Δ. Άγουν
13. ***Όταν η τάση πύλης γίνεται πιο αρνητική στο κανάλι – n ενός JFET, το κανάλι μεταξύ των στρωμάτων απογύμνωσης***
- A. Συρρικνώνεται
  - B. Άγει
  - Γ. Επεκτείνεται
  - Δ. Σταματά να άγει
14. ***Η διαγωγιμότητα μας δείχνει***
- A. Πόσο καλά ελέγχει η τάση απαγωγού – πηγής το ρεύμα του καναλιού
  - B. Πόσο καλά ελέγχει η τάση πύλης - πηγής το ρεύμα του καναλιού
  - Γ. Πόσο καλά ελέγχουν οι θερμοκρασιακές μεταβολές το ρεύμα του απαγωγού
  - Δ. Πόσο καλά η τάση τροφοδοσίας ελέγχει το ρεύμα του απαγωγέα.
15. ***Παρουσιάστε γραφικά τις καμπύλες λειτουργίας ενός JFET – n καναλιού. Εξηγήστε την σημασία των διαφόρων μεγεθών.***
16. ***Πώς μπορούμε να καταλάβουμε σε ποια περιοχή λειτουργεί ένα JFET;***