

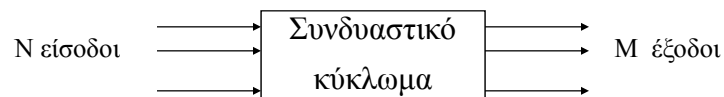


Ψηφιακή Σχεδίαση

Κεφάλαιο 4: Συνδυαστικά Κυκλώματα

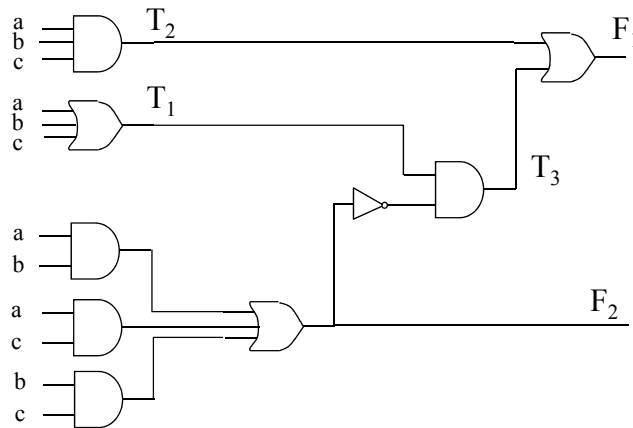
Συνδυαστική Λογική

- Τα ψηφιακά λογικά κυκλώματα είναι :
 - **Συνδυαστικά** (Combinational)
 - $y = f(x_1, x_2, \dots)$
 - **Ακολουθιακά** (Sequential)
 - $y = f(x_1, x_2, \dots, m_1, m_2, \dots)$



- καθορισμός προβλήματος
- καθορισμός αριθμού εισόδων - εξόδων
- πίνακας αλήθειας
- απλοποίηση της συνάρτησης Boole για κάθε έξοδο
- σχεδίαση λογικού διαγράμματος

Διαδικασία ανάλυσης - Παράδειγμα



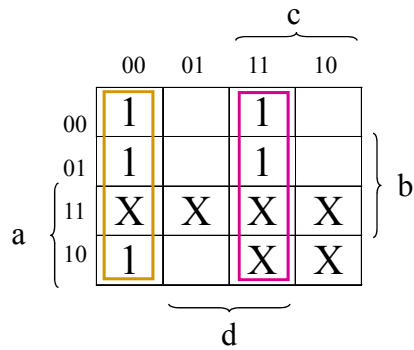
$$\begin{aligned} F_1 &= T_3 + T_2 = F_2' T_1 + abc = (ab + ac + bc)' (a+b+c) + abc \\ &= (a'+b')(a'+c')(b'+c')(a+b+c) + abc \\ &= (a'+b'c')(ab'+ac'+bc'+b'c) + abc \\ &= a'bc' + a'b'c + ab'c' + abc \end{aligned}$$

Διαδικασία ανάλυσης λογικής συνάρτησης εξόδου - Μεθοδολογία

- Ονομασία όλων των εξόδων των πυλών που είναι συναρτήσεις των εισόδων
- Ονομασία όλων των εξόδων των πυλών που είναι συναρτήσεις των προηγούμενων πυλών
- Επαναληπτική διαδικασία μέχρι τις εξόδους,
- Αντικατάσταση με βάση τις προηγούμενες ορισμένες συναρτήσεις

Μετατροπή κωδίκων

BCD				Excess-3			
a	b	c	d	w	x	y	z
0	0	0	0	0	0	1	1
0	0	0	1	0	1	0	0
0	0	1	0	0	1	0	1
0	0	1	1	0	1	1	0
0	1	0	0	0	1	1	1
0	1	0	1	1	0	0	0
0	1	1	0	1	0	0	1
0	1	1	1	1	0	1	0
1	0	0	0	1	0	1	1
1	0	0	1	1	1	0	0



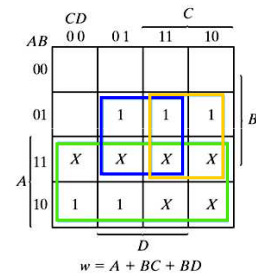
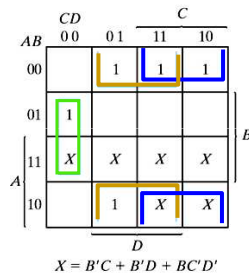
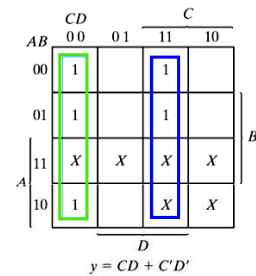
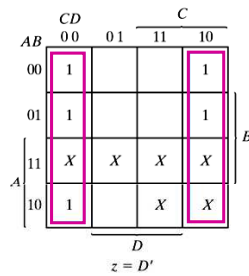
$$w = a + bc + bd$$

$$x = b'c + b'd + bc'd'$$

$$y = cd + c'd'$$

$$z = d'$$

Απλοποίηση



Λογικό διάγραμμα για μετατροπή BCD σε Excess-3

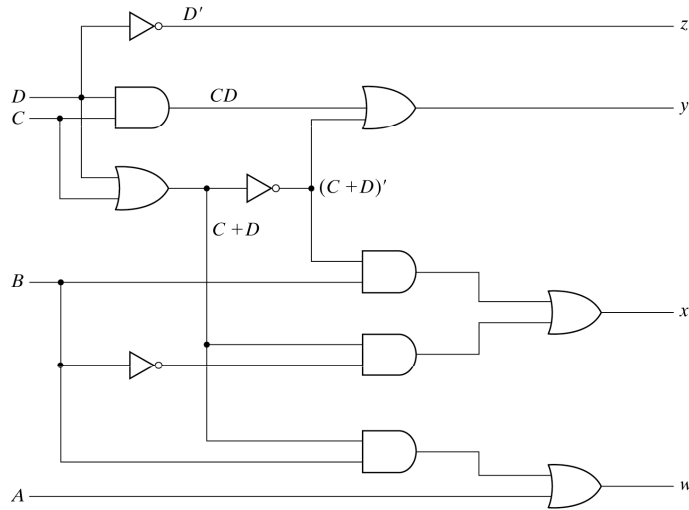


Fig. 4-4 Logic Diagram for BCD to Excess-3 Code Converter

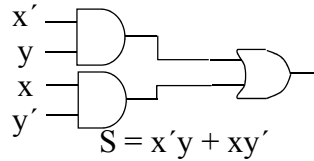
Δυαδικός Αθροιστής

Ημιαθροιστής :

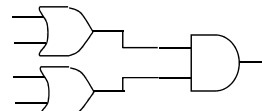
x	y	C	S
0	0	0	0
0	1	0	1
1	0	0	1
1	1	1	0

$$S = x'y + xy'$$

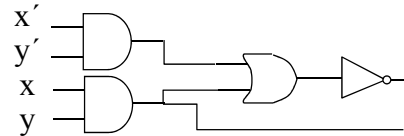
$$C = xy$$



$$S = x'y + xy'$$



$$S = (x+y)(x'+y')$$



$$S = (C+x'y)'$$

$$C = xy$$

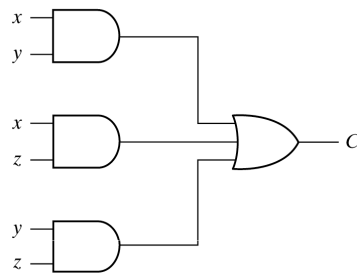
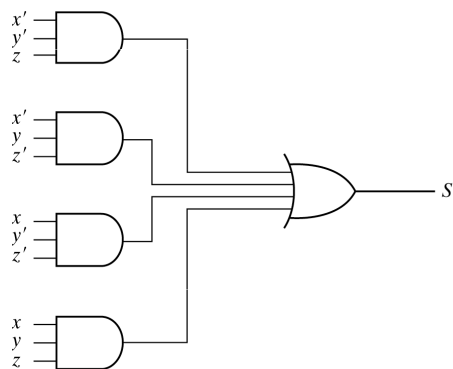
Ο πλήρης αθροιστής

x	y	z	C	S
0	0	0	0	0
0	0	1	0	1
0	1	0	0	1
0	1	1	1	0
1	0	0	0	1
1	0	1	1	0
1	1	0	1	0
1	1	1	1	1

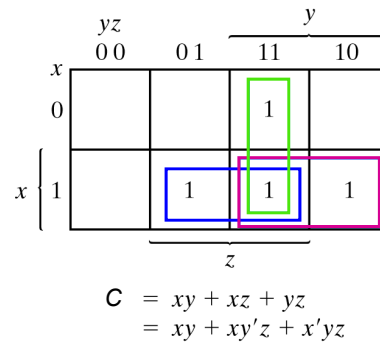
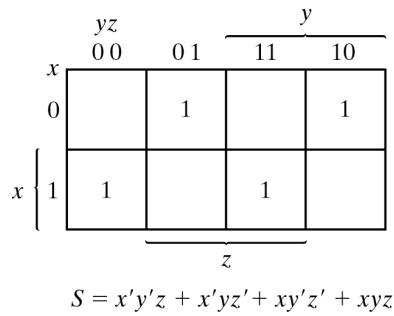
$$S = x'y'z + x'yz' + xy'z' + xyz$$

$$C = xy + xz + yz$$

Υλοποίηση του πλήρη αθροιστή ως άθροισμα γινομένων

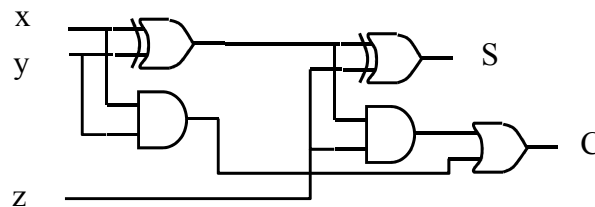


Χάρτες του πλήρη αθροιστή

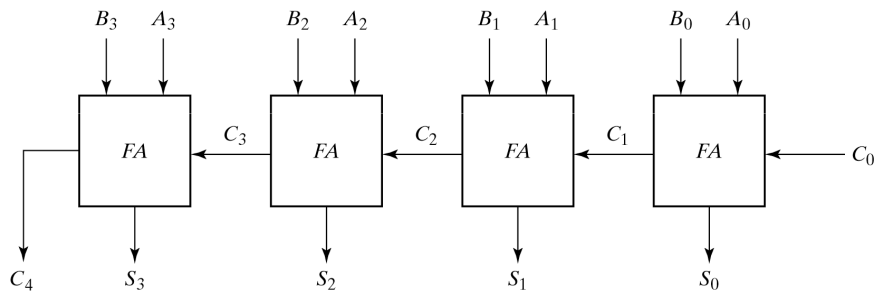


Πλήρης Αθροιστής

- Υλοποίηση με δύο ημι-αθροιστές και μία πύλη OR.

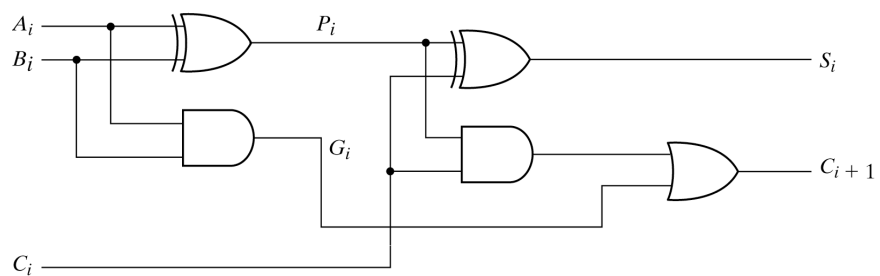


Αθροιστής 4 bit



A_i	1	0	1	1
B_i	0	0	1	1
S_i	1	1	1	0
C_{i+1}	0	0	1	1

Διάδοση κρατουμένου



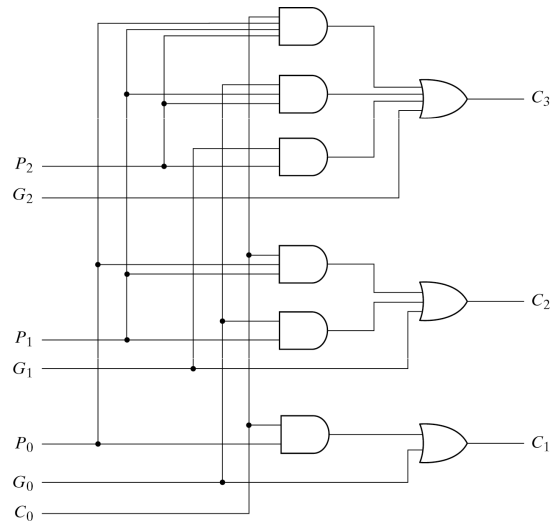
$$S_i = P_i \text{ xor } C_i$$

$$C_{i+1} = G_i + P_i C_i$$

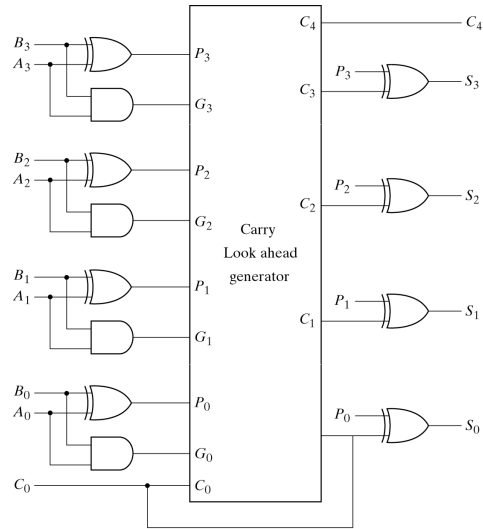
Συναρτήσεις διάδοσης κρατουμένου

- $C_0 =$ κρατούμενο εισόδου
- $C_1 = G_0 + P_0C_0$
- $C_2 = G_1 + P_1C_1 = G_1 + P_1(G_0 + P_0C_0)$
 $= G_1 + P_1G_0 + P_1P_0C_0$
- $C_3 = G_2 + P_2C_2 = G_2 + P_2G_1 + P_2P_1G_0 + P_2P_1P_0C_0$

Λογικό διάγραμμα πρόβλεψης κρατουμένου



Αθροιστής 4 bit με πρόβλεψη κρατουμένου



Ο πλήρης Αφαιρέτης

x	y	z (B-1)	B	D
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	1	0
1	0	0	0	1
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

$$\begin{aligned}
 B &= x'y + x'y'z + xyz \\
 &= x'y + z(xy + x'y') \\
 &= x'y + z(xy' + x'y)'
 \end{aligned}$$

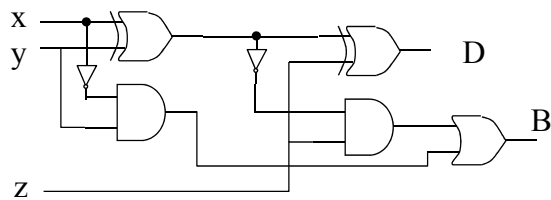
$$D = x - y$$

$$x$$

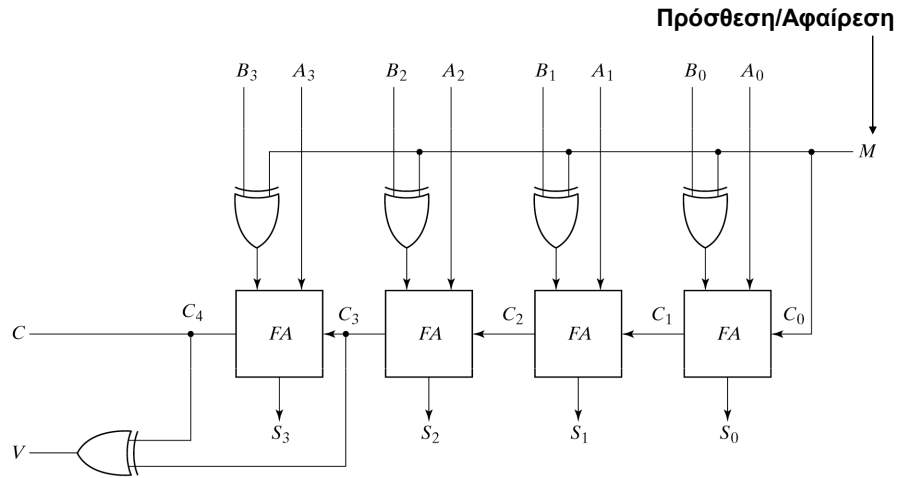
$$\frac{-y \quad z}{D}$$

$$D = x'y'z + x'yz' + xy'z' + xyz$$

$$B = x'y + x'z + yz$$



Διαδικός Αφαιρέτης



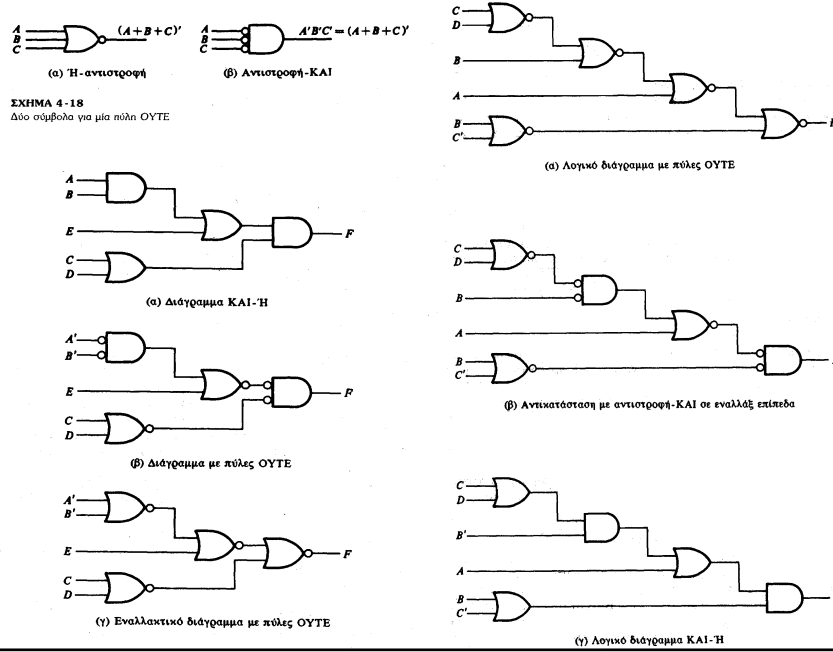
Υπερχείλιση

- Υπερχείλιση ομόσημων αριθμών

Κρατούμενο:	0	1
+70	0	1000110
+80	0	1010000
<hr/>		
+150	1	0010110

Κρατούμενο:	1	0
-70	1	0111010
-80	1	0110000
<hr/>		
-150	0	1101010

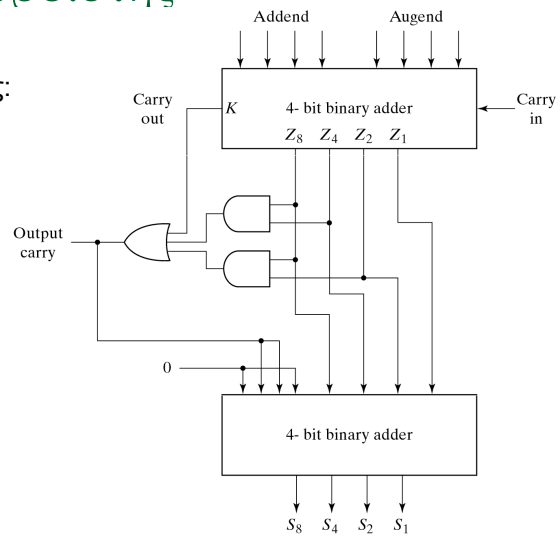
Μετατροπή διαγράμματος πυλών AND-OR → NOR → AND-OR



Δεκαδικός Αθροιστής

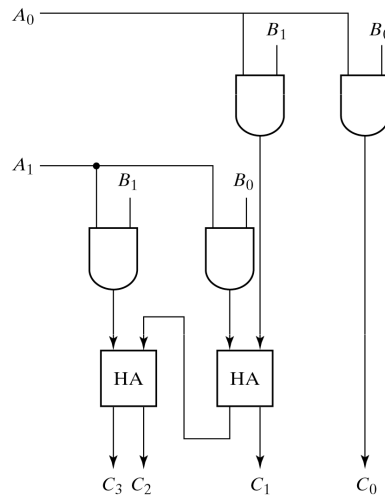
Προϋπόθεση διόρθωσης:

$$C = K + Z_8 Z_4 + Z_8 Z_2$$

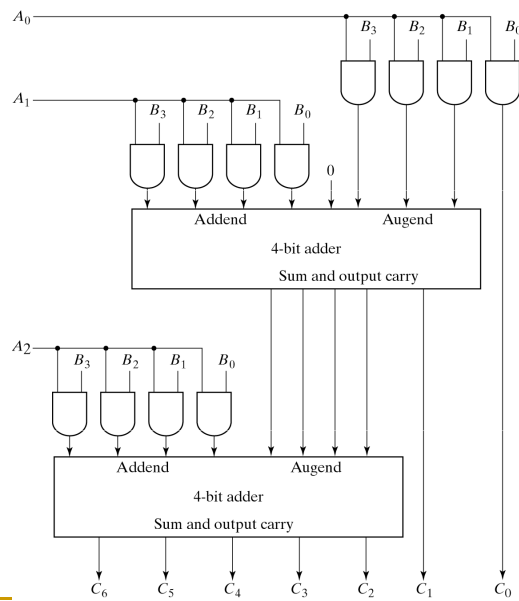


Δυαδικός Πολλαπλασιαστής 2bit x 2bit

$$\begin{array}{r}
 B_1 \quad B_0 \\
 A_1 \quad A_0 \\
 \hline
 A_0 B_1 \quad A_0 B_0 \\
 A_1 B_1 \quad A_1 B_0 \\
 \hline
 C_3 \quad C_2 \quad C_1 \quad C_0
 \end{array}$$

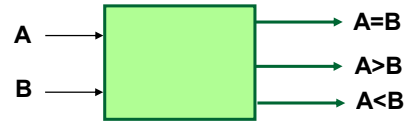


4bit x 3bit



Συγκριτής μεγέθους 4 bit

- $A = A_3A_2A_1A_0$
- $B = B_3B_2B_1B_0$



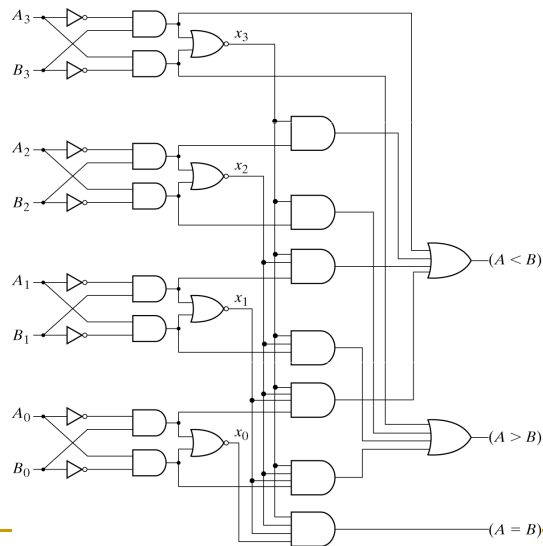
$$x_i = A_i B_i + A_i' B_i' \quad \Rightarrow \quad \text{Συνάρτηση ισοδυναμίας}$$

$$\text{Συνάρτηση Ισότητας} = x_3 x_2 x_1 x_0$$

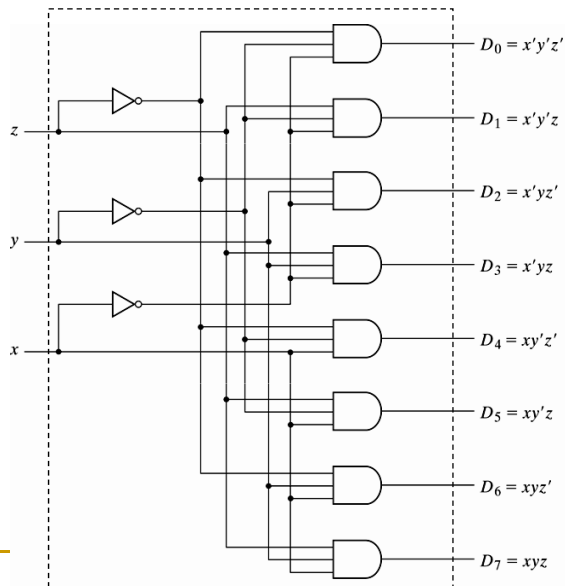
$$F_{(A>B)} = A_3 B_3' + x_3 A_2 B_2' + x_3 x_2 A_1 B_1' + x_3 x_2 x_1 A_0 B_0'$$

$$F_{(A<B)} = A_3' B_3 + x_3 A_2' B_2 + x_3 x_2 A_1' B_1 + x_3 x_2 x_1 A_0' B_0$$

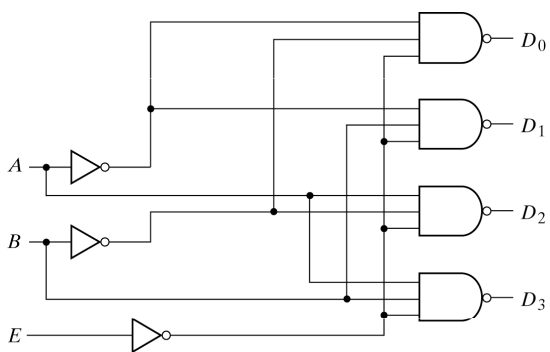
Συγκριτής μεγέθους 4 bit



Αποκωδικοποιητής 3-σε-8

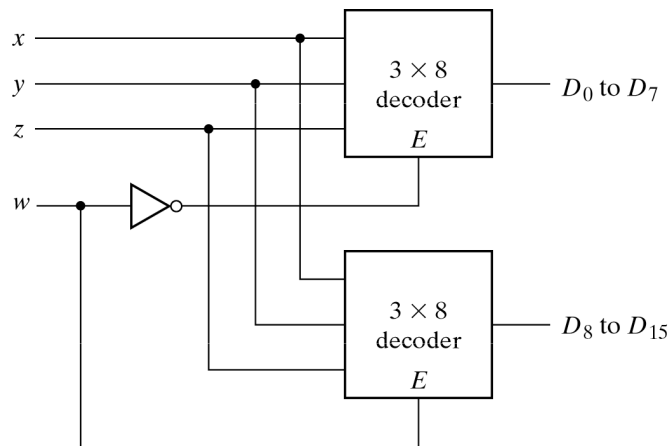


Αποκωδικοποιητής 2-σε-4 με είσοδο επίτρεψης



<i>E</i>	<i>A</i>	<i>B</i>	D_0	D_1	D_2	D_3
1	<i>X</i>	<i>X</i>	1	1	1	1
0	0	0	0	1	1	1
0	0	1	1	0	1	1
0	1	0	1	1	0	1
0	1	1	1	1	1	0

Δύο αποκωδικοποιητές 2-σε-8 για έναν 4-σε-16

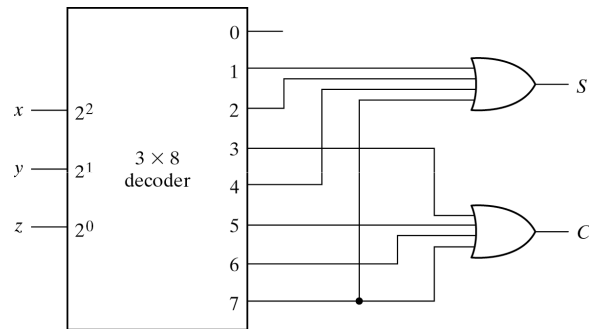


Υλοποίηση συνδυαστικής λογικής με αποκωδικοποιητή

- Ένας αποκωδικοποιητής n εισόδων έχει 2^n εξόδους.
 - Ένας συνδυασμός n άσων και μηδενικών ενεργοποιεί την έξοδο που αντιστοιχεί στον συγκεκριμένο ελαχιστόρο.
- Η έκφραση της λογικής συνάρτησης για να υλοποιηθεί με αποκωδικοποιητή πρέπει να είναι σε μορφή αθροίσματος ελαχιστόρων.

Υλοποίηση πλήρη αθροιστή με αποκωδικοποιητή

- Συναρτήσεις πλήρη αθροιστή:
 - $S(x,y,z) = \Sigma(1, 2, 4, 7)$
 - $C(x,y,z) = \Sigma(3, 5, 6, 7)$



Κωδικοποιητές

- Αντίστροφη λειτουργία του αποκωδικοποιητή

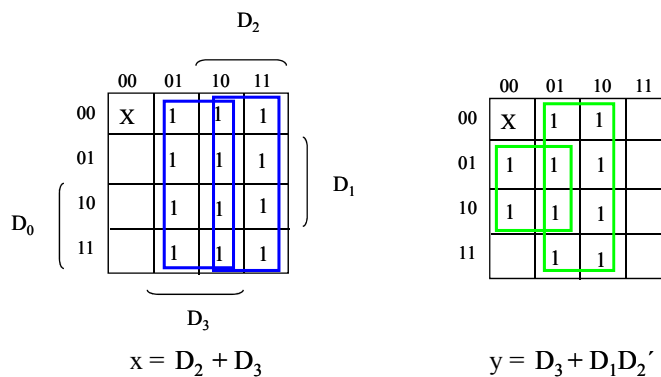
Είσοδοι								Έξοδοι		
D ₀	D ₁	D ₂	D ₃	D ₄	D ₅	D ₆	D ₇	x	y	z
1	0	0	0	0	0	0	0	0	0	0
0	1	0	0	0	0	0	0	0	0	1
0	0	1	0	0	0	0	0	0	1	0
0	0	0	1	0	0	0	0	0	1	1
0	0	0	0	1	0	0	0	1	0	0
0	0	0	0	0	1	0	0	1	0	1
0	0	0	0	0	0	1	0	1	1	0
0	0	0	0	0	0	0	1	1	1	1

Κωδικοποιητής Προτεραιότητας

Είσοδοι				Έξοδοι		
D0	D1	D2	D3	X	Y	V
0	0	0	0	X	X	0
1	0	0	0	0	0	1
X	1	0	0	0	1	1
X	X	1	0	1	0	1
X	X	X	1	1	1	1

Πίνακας Αληθείας για έναν Κωδικοποιητή Προτεραιότητας

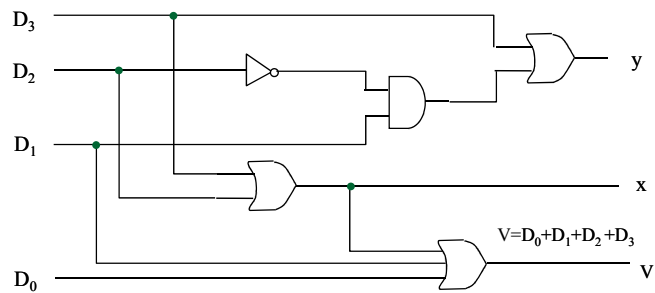
Απλοποίηση κωδικοποιητή προτεραιότητας



Χάρτες για έναν κωδικοποιητή προτεραιότητας

$$V = D_0 + D_1 + D_2 + D_3$$

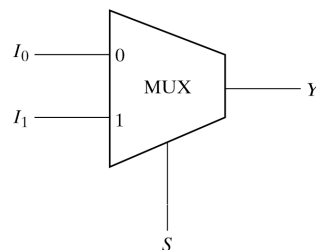
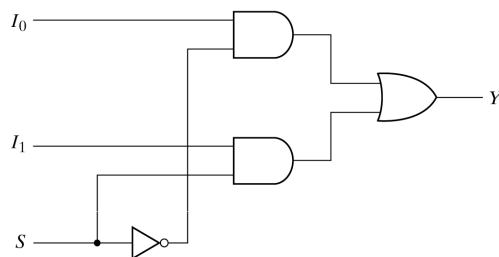
Υλοποίηση



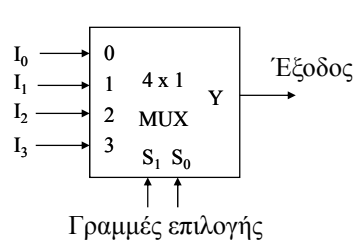
Κωδικοποιητής προτεραιότητας τεσσάρων εισόδων

Πολυπλέκτες 2-σε-1

S	Y
0	I_0
1	I_1



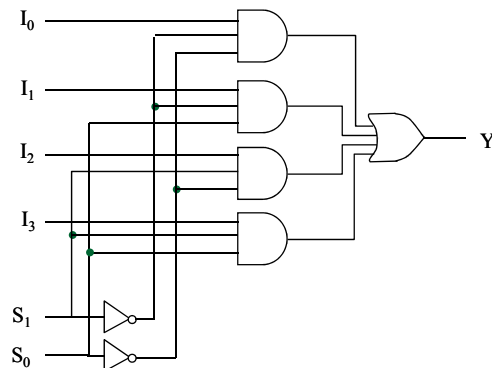
Πολυπλέκτες 4-σε-1



S_1	S_0	Y
0	0	I_0
0	1	I_1
1	0	I_2
1	1	I_3

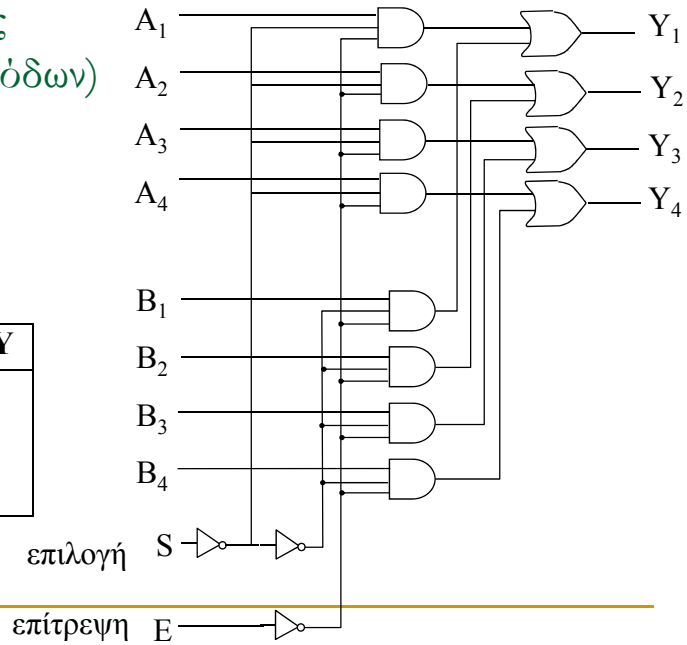
Πίνακας του πολυπλέκτη 4x1

Πολυπλέκτες 4-σε-1 (υλοποίηση)



Πολυπλέκτες 2-σε-1 (4 εισόδων)

E	S	Έξοδος Y
1	X	0000
0	0	A
0	1	B



Υλοποίηση συναρτήσεων Boole με πολυπλέκτες

	A	B	C	F
0	0	0	0	0
1	0	0	1	1
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	1
6	1	1	0	1
7	1	1	1	0

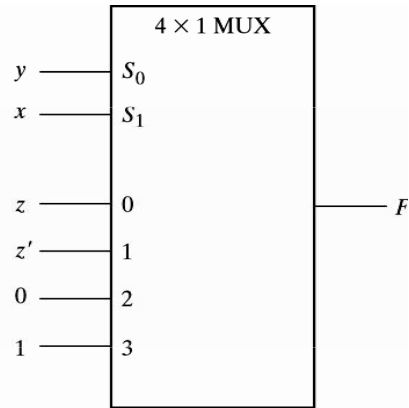
	I0	I1	I2	I3	→	Είσοδοι πολυπλέκτη
A'	0	1	2	3	}	από τον πίνακα αλήθειας
A	4	5	6	7		
	0	1	A	A'		

Μέθοδος σχεδίασης με χρήση
πολυπλέκτη 2^n σε 1.

Υλοποίηση συναρτήσεων Boole με πολυπλέκτες (2)

x	y	z	F
0	0	0	0
0	0	1	1
0	1	0	1
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

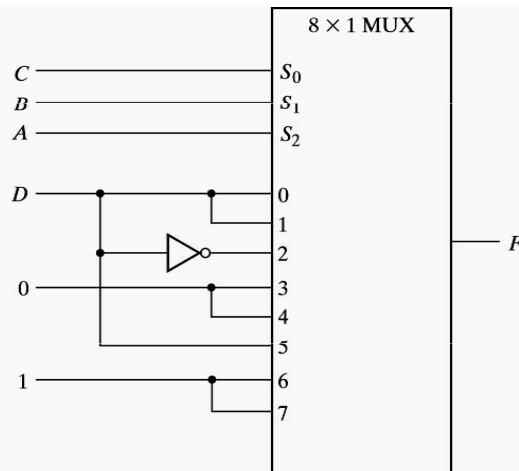
(a) Truth table



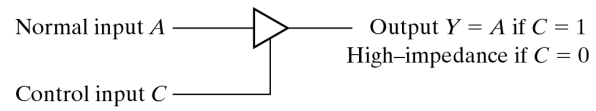
(b) Multiplexer implementation

Υλοποίηση συναρτήσεων Boole με πολυπλέκτες (3)

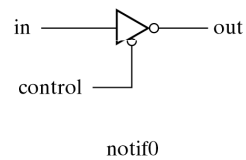
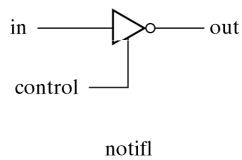
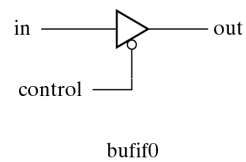
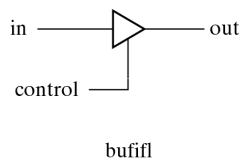
A	B	C	D	F
0	0	0	0	0
0	0	0	1	1
0	0	1	0	0
0	0	1	1	1
0	1	0	0	1
0	1	0	1	0
0	1	1	0	0
0	1	1	1	0
1	0	0	0	0
1	0	0	1	0
1	0	1	0	0
1	0	1	1	1
1	1	0	0	1
1	1	0	1	1
1	1	1	0	1
1	1	1	1	1



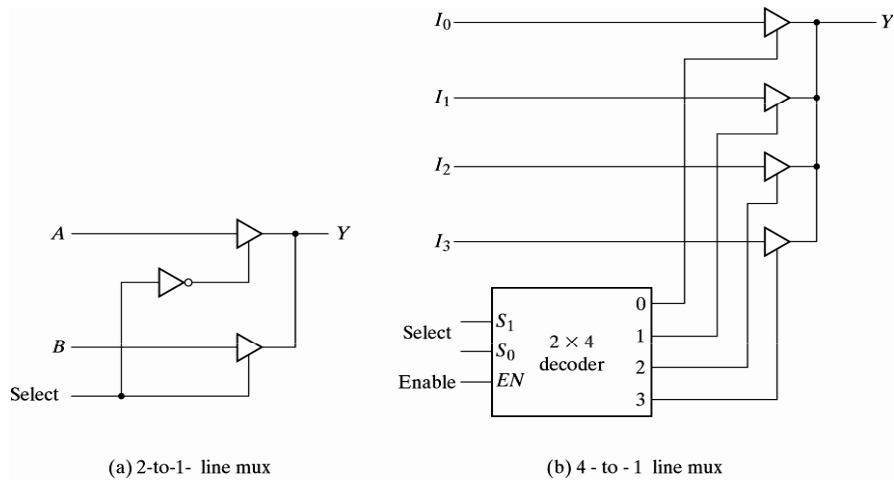
Πύλες 3 καταστάσεων



Πύλες 3 καταστάσεων (2)



Πολυπλέκτες με πύλες 3 καταστάσεων



Πολυπλέκτης 2-σε-1 με 3-κατάστατες πύλες

